

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

- المحاضرة الأولى -

دوائر انحياز الترانزستور Circuits Of Transistor Bias

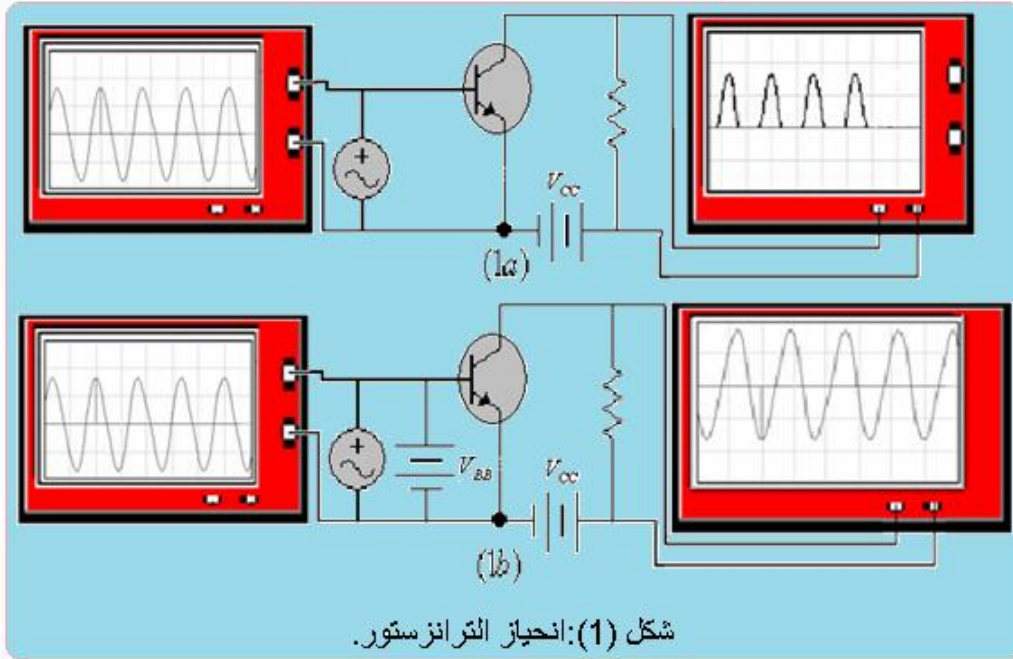
الانحياز : وهي عملية تسليط فولتية مناسبة على أطراف الترانزستور وذلك للتحكم بمرور حاملات الشحنة من خلالها .

التكبير في الترانزستور : وهي تلك العملية التي يقوم بها الترانزستور عند تغذية طرف الإدخال فيه بالإشارة الصغيرة فينتج من طرف الإخراج فيه الإشارة مكبرة.

التكبير الأصلي Footfalls Amplification: وهو عملية تكبير للإشارات الضعيفة بحيث تكون الإشارات الخارجية نسخه طبق الأصل من الإشارات الداخلة من دون حدوث أي قطع أو تشويه. إن الحصول على تكبير أصيل يتطلب تحقيقا للشروط التالية:

A- وجود تيار مجمع مستمر مناسب:

يبين الشكل(1a) دائرة ترانزستور ض نوع NPN وقد تم تمييز وصلة الجامع عكسيا بواسطة مصدر الفولتية المستمرة V_{CC} بينما ربطت القاعدة إلى مولد الذبذبات الجيبية - الباعث، بحيث تكون منحازة أماميا خلال النصف الموجب من الإشارة مما يسبب سريان تيار القاعدة الذي يحدث بدوره تيار جامع كبير وبالتالي فان نصف الموجب سوف يظهر مكبر في الدائرة الجامع . من جهة أخرى خلال النصف السالب من الموجة الداخلة تصبح وصلة القاعدة -باعث منحازة عكسيا مما يعمل على قطع التيار القاعدة وبالتالي عدم ظهور هذا النصف السالب في دائرة الجامع لذا فان الموجة الخارجة على الرغم من إنها مكبرة لا تكون نسخة طبق الأصل من الموجة الداخلة (حيث تم قطع جزئها السالب) وبهذا يكون التكبير في هذه الدائرة غير أصيل .



وإذا ما أخذنا مصدر الفولتية المستمرة V_{BB} إلى الدائرة القاعدة وبالقطبية المبينة في الشكل (1b) فان هذه الفولتية تعمل على تحيز وصلة القاعدة - الباعث مما يؤدي إلى سريان تيار القاعدة حيث إن في هذه الدائرة تكون وصلة القاعدة منحازة أماميا بصورة دائمة بشرط أن تيار القاعدة والناتج عن تسليط V_{BB} يكون مساويا أو اكبر من أعلى قيمة يصلها تيار القاعدة المتناوب والناتج عن تسليط الفولتية الداخلية وفي هذه الحالة فان تيار الجامع يقل بازدياد تيار القاعدة خلال النصف السالب من الموجة الداخلية ولهذا يعرف تيار بإشارة صفر I_{C0} Zero signal collector current وبالتالي فان الموجة الخارجة تكون نسخة طبق الأصل

من الموجة الداخلة لكنها مقلوبة (وسيتيم معرفة السبب لاحقاً) ويتم عندئذ الحصول على التكبير الأصيل المطلوب.

B- وجود فولتية قاعدة - باعث (V_{BE}) مناسبة:

إن الحصول على تكبير فعلي حقيقي لا يتم إلا عندما يكون تيار القاعدة (المستمر) I_B أكبر من أعلى قيمة ل i_b (تيار القاعدة المتناوب) الداخل. هذا الشرط لا يمكن تحقيقه إلا في حالة التغلب على الجهد الحاجز V_{BE} عند وصلة (القاعدة - باعث) تكون قيمته مساوية لـ (0.3 volt) للجرمانيوم (0.7 volt) للسليكون ومن هنا كان نقصان V_{BE} عن القيمة المناسبة خلال أي جزء من الإشارة الداخلية سوف يؤدي إلى توقف سريان تيار القاعدة ومن ثم قطع ذلك الجزء من الإشارة وبالتالي عدم الحصول على التكبير المرغوب .

C: وجود فولتية جامع - باعث مناسبة:

إذا ما أريد الحصول على تكبير أصيل فانه يلتزم تسليط فولتية V_{CE} لا تقل عن (0.5 volt) بالنسبة إلى الجرمانيوم و (1 volt) بالنسبة للسليكون هذه الفولتية تدعى بفولتية الركبة Knee Voltage فعندما تكون V_{CE} واطئة (أقل من (0.5 volt) لـ Ge و (1 volt) لـ Si) فان وصلة الجامع باعث لن تكون منحازة عكسياً بشكل عملي وبهذا فان الجامع لا يكون قادراً على اجتذاب جميع الإلكترونات المحقونة من الباعث من هنا فان تيار الجامع سوف يقل بينما يزداد التيار القاعدة وبالتالي فان قيمة β تهبط هي الأخرى . لذا فان هبوط V_{CE} خلال أي جزء من الإشارة الداخلة سيؤدي إلى عدم تكبير هذا الجزء من الإشارة الخارجية وعدم الحصول على التكبير المطلوب ، مما جاء أعلاه يتضح بان من أهداف تحيز الترانزستور هو الحفاظ على الانحياز الأمامي لوصلة الباعث والانحياز العكسي لوصلة الجامع طوال فترة وجود إشارة الإدخال وللوصول إلى هذا الهدف يلزمنا دائرة تحتوي على مصدر الفولتية المستمرة مع المرفقات الخاصة بها تربط إلى الترانزستور تسمى بدائرة الانحياز Biasing Circuit وبهذا فانه من الواضح إن عملية تحيز الترانزستور ضرورية جداً لكي يعمل الترانزستور بشكل سليم .

استقرارية نقطة التشغيل والعمل Operating Point Stability

فضلا عن توفر الشروط أعلاه للحصول على تكبير أصيل فانه يجب أن تقع نقطة التشغيل في المنطقة الفعالة (الخطية) وان وضح نقطة التشغيل في المنطقة الفعالة يعني إن التغيير في التيار أو الفولتية عند مدخل الترانزستور سوف يؤدي إلى التغييرات مماثلة في التيار و الفولتية في دائرة الجامع . إن وضع نقطة العمل في هذه المنطقة يمكن أن يتم من خلال الاختيار المناسب للجهود المستمرة (d.c) المسلطة ومن ثم التيارات المستمرة التي تمر نتيجة لاستخدام دائرة الانحياز المناسبة، ذلك لان اختيار نقطة عمل مناسبة وتسليط إشارة إدخال مناسبة تؤدي إلى ظهور إشارة إخراج غير مشوهه. وبهذا فان اختيار دائرة الانحياز المناسبة لها دور حيوي في التكبير الخطي.

يتبين مما جاء أعلاه إن المعيار الأساس الذي يتم بموجبه صلاحية دائرة الانحياز هذه أو تلك يكون في مدى مقدرة هذه الدائرة أو تلك في الحفاظ على موقع نقطة العمل ثابتاً و عليه فانه يصبح من المناسب التعرف على العوامل:

A- الاختلاف في قيمة عامل التكبير β :

من البديهي لا يوجد ترانزستوران متشابهان تماما و عليه فان قيمة β لهما مختلفان وان كانا في نفس النوع من جهة أخرى فان قيمة β تتغير أيضا لنفس الترانزستور مع تغير I_C أو درجة الحرارة وبهذا أصبح من المعتاد أن تحتوي المواصفات لأي نوع من الترانزستورات على اقل وأعلى قيمة لـ β . إن النقصان أو الزيادة في قيمة β سوف يؤدي إلى نقصان أو زيادة المسافات بين منحنيات الخواص وبالتالي تغير موقع نقطة التشغيل Q إلى الأسفل أو إلى الأعلى وعلى التوالي .

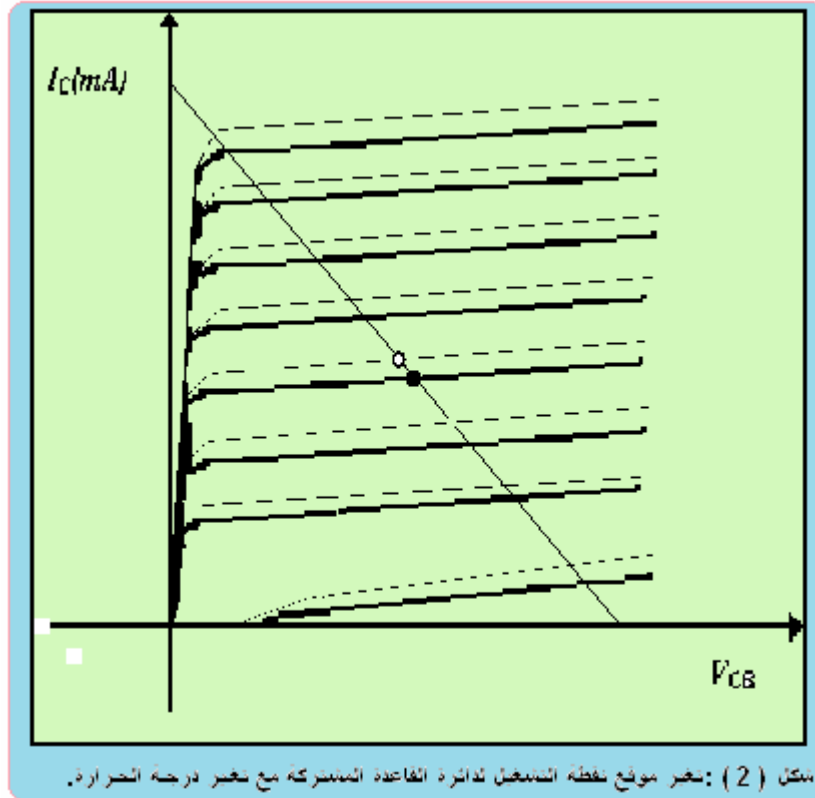
معامل الاستقرارية S_B : وهو عبارة عن معدل التغير في I_C إلى التغيرات في β مع ثبوت I_{CO} و V_{BE} .

$$S_B = \frac{I_C}{\beta} \cong \frac{\Delta I_C}{\Delta \beta} \dots \dots \dots (1)$$

B- التغير في درجة الحرارة:

ترتفع درجة حرارة الترانزستور نتيجة لمرور التيارات فيه وكما هو معروف فان لتغير درجة الحرارة تأثير على عمل أجهزة أشباه الموصلات تأثيرا بالغاً فعند ارتفاع درجة الحرارة تزداد توصيله أشباه الموصلات وتنمو التيارات فيها ومما يجدر ذكره إن التيار العكسي في وصلة الـ PN هو الذي ينمو بالذات وبشدة عند ارتفاع درجة الحرارة، وبالنسبة للترانزستور يكون هذا التيار هو تيار التسرب للجامع I_{CBO} يؤدي نمو هذا التيار عند ارتفاع درجة حرارة الترانزستور إلى تغير مميزاته ويمكن ملاحظة ذلك بسهولة من مميزات الإخراج للدائرتين CB و CE على التوالي. فعلى فرض انه يوجد ترانزستور جرمانيوم يتميز بالمقدار، $I_{CBO} = 2\mu A$ $\beta = 100$ عند $20^\circ C$ فعند الارتفاع في درجة الحرارة إلى $70^\circ C$. وكما معروف فان التيار العكسي سوف يتضاعف في هذه الحالة 2^5 مرة (أي 32 مرة) وعند $70^\circ C$ يصبح $I_{CBO} = 64\mu A$ أي سيزداد بمقدار $62\mu A$ وعلى اعتبار أن المعامل (α) لا يعتمد على درجة الحرارة فان تيار الجامع و بموجب المعادلة التالية: شكل (3): تغير موقع نقط

$$I_C = \alpha I_E + I_{CO} \quad (2)$$

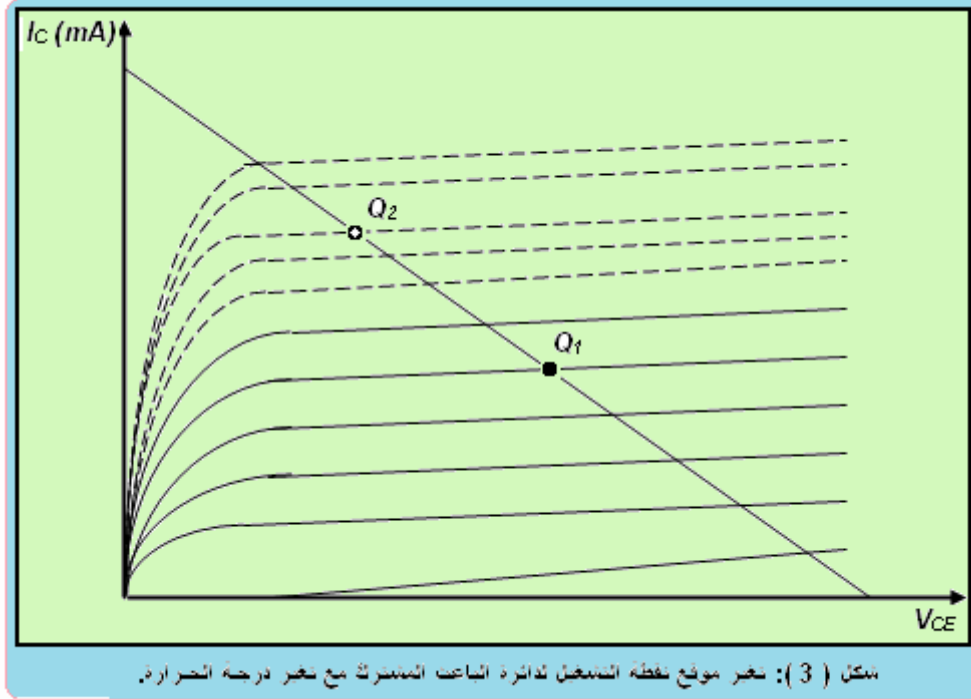


سوف يزداد بمقدار $62\mu A$ وحيث إن مقدار التيار I_C لا يقل عادة عن الملي أمبير لذا فان مثل هذه الزيادة لن تغير من نظام تشغيل الترانزستور كثيراً فمن الشكل (2) نلاحظ بأن الدائرة CB تعد مستقرة حرارياً حتى عند ارتفاع درجة الحرارة بعشرات الدرجات لا يتغير نظام تشغيل الترانزستور في هذه الدائرة من جهة أخرى يتغير الوضع تماماً عندما يعمل الترانزستور في دائرة CE . ففي هذه الدائرة يكون تيار التسرب الجامع I_{CEO} أكبر بـ β مني المرات تقريباً من I_{CBO} وعليه فان I_{CEO} يكون عند درجة $20^\circ C$ مساوياً لـ $I_{CEO} = \beta \cdot I_{CBO} = 200\mu A$ وعند ارتفاع درجة الحرارة إلى $70^\circ C$ ينمو هذا التيار 32 مرة يصبح مساوياً $6.4 mA$ أي يزداد بمقدار $6.2 mA$ ومن المعادلة:

$$I_C = \beta I_B + I_{CEO} \quad (3)$$

يتضح انه عند ثبوت β ، I_B مع تغير درجة الحرارة فان تيار الجامع سينمو بنفس المقدار الذي ينمو I_{CEO} أي بمقدار $6.2 mA$ ولهذا فانه من المتوقع أن يتغير وضع مميزات الخروج بشدة عندما يكون تغير

التيار يمثل هذه الشدة وهذا ما يبينه الشكل (3) التالي فمن خلال التسخين الزائد تتحول نقطة التشغيل Q_1 إلى Q_2 ولهذا يتلف نظام التكبير تماما ويقل بدرجة كبيرة ، وعليه فان الباعث المشترك لا تتمتع باستقرار حراري جيد وتغير خصائصها بشدة عند ارتفاع درجة الحرارة ومن الجدير بالإشارة إلى انه عند تغير درجة الحرارة لا يتغير المميزات فقط بل وتتغير كل معاملات الترانزستور من هنا يتبين أهمية الاستقرار الحراري الدائرة مكبر الترانزستور .



معامل الاستقرار الحراري: S وهو عبارة عن معدل التغير في التيار الجامع إلى التغير في تيار التسرب العكسي I_{CO} عند ثبوت I_B و V_{BE} ويعرف رياضياً بأنه:

$$S = \frac{dI_C}{dI_{CO}} \dots \dots \dots (4)$$

وكلما كان S صغيرا كلما كانت استقرارية اكبر لذا فانه يلزم أن يكون S صغيرا ما أمكن ذلك .

C- التغير في قيمة V_{BE} : يقاس مدى تغير V_{BE} من ترانزستور لآخر أو بسبب من التغير في درجات الحرارة. معامل الاستقرارية S_V : وهو عبارة عن معدل التغير في I_C مع التغير في V_{BE} عند ثبوت كل من I_{CO} و β ويكتب رياضياً بأنه:

$$S_V = \frac{dI_C}{dV_{BE}} \cong \frac{\Delta I_C}{\Delta V_{BE}} \dots \dots \dots (5)$$

على الرغم من كل ما قيل عن S_V و S_β إلا أن العامل المؤثر يبقى هو S وان أي دائرة تعطى استقرار جيدا لـ I_C مع I_{CO} تعطى استقرارية جيدة لـ β و V_{BE} بسبب من التغير في درجة الحرارة ومن هنا فان المعامل S يعد العامل الأكثر استخداما وفعالية في تحديد جودة دائرة الانحياز .

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

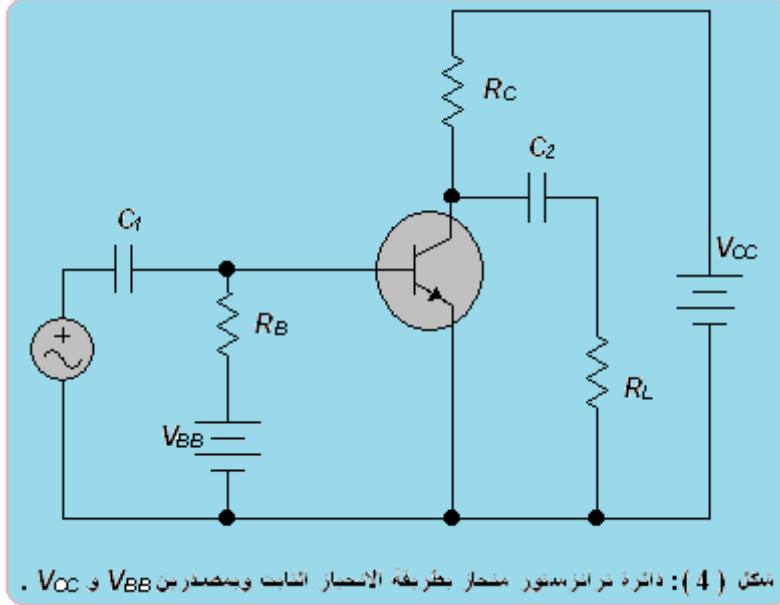
- المحاضرة الثانية -

دوائر الانحياز Biasing Circuits

توجد هناك عدة طرق شائعة لتحيز مكبر الترانزستور منها :

A- الانحياز الثابت Fixed Biasing

يتم في هذا النوع من التحيز استخدام مصدرين للجهد:- الأول يعمل على تحيز وصلة القاعدة - الباعث ويدعى V_{BB} والثاني يعمل على تحيز وصلة الجامع عكسياً أو يسمى V_{CC} .



يتم حساب تيار القاعدة في هذه الدائرة عند تطبيق قانون كيرشوف للجهد على دائرة القاعدة حيث نجد

أن :

$$V_{BB} = I_B R_B + V_{BE} \quad \dots \dots \dots (6)$$

$$0.7 \text{ volt for Si}$$

$$V_{BE} = 0.3 \text{ volt for Ge} \quad \dots \dots \dots (7)$$

$$I_B = \frac{V_{BB} - V_{BE}}{R_B} \quad \dots \dots \dots (8)$$

لذا فإنه يصبح بالإمكان اختيار قيمة I_B المناسبة من خلال اختيار قيمة مناسبة لكل من R_B و V_{BB} وان معرفة I_B سوف تساعدنا على إيجاد نقطة التشغيل إما باستخدام منحنيات خواص الإخراج حيث يتم تعيين النقطة Q وكما معروف من تقاطع خط الحمل المرسوم وعلى هذه الخواص أو من استخدام المعادلة :

$$I_C = \beta \cdot I_B \quad \dots \dots \dots (9)$$

في حالة معرفة β ومن دون اللجوء إلى منحنيات الخواص أما النسبة لـ V_{CE} :

$$V_{CE} = V_{CC} - I_C R_C \quad \dots \dots \dots (10)$$

فلو كانت $(R_B = 100 \text{ K}\Omega, R_C = 1 \text{ K}\Omega, V_{BB} = 4 \text{ V}, V_{CC} = 10 \text{ V})$ وكانت درجة

الحرارة 25°C .

$$I_{C(\text{Max})} = 10 \text{ mA} \quad , \quad V_{CE(\text{Max})} = 10 \text{ V}$$

لذا فإن خط الحمل يتحدد بالنقطتين التاليتين: $(10 \text{ V}, 0)$, $(0, 10 \text{ mA})$ وان النقطة Q تمثل

$$\text{نقطة تقاطع منحنى تيار القاعدة عند القيمة: } (I_B = \frac{4 - 0.7}{10 \cdot \text{K}\Omega} = 33 \mu\text{A})$$

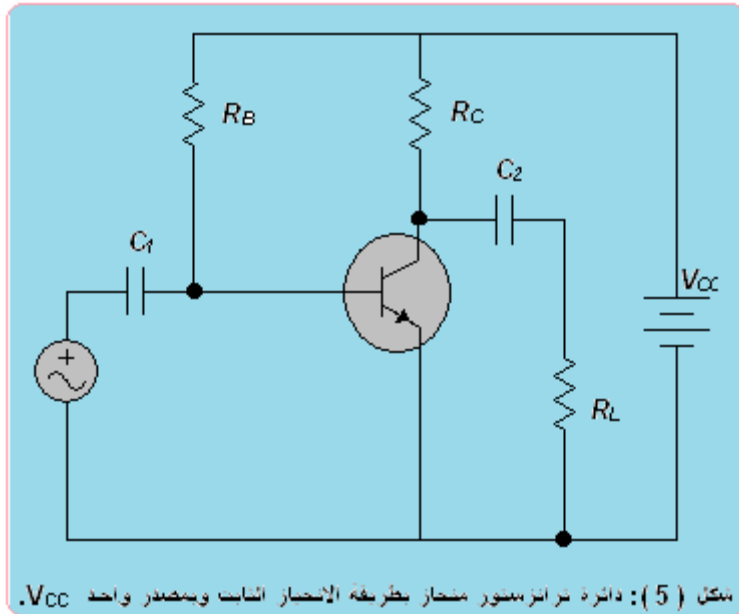
$$I_C = \beta \cdot I_B = 33 \times 10^{-6} A \times 100 = 3.3 \text{ mA}$$

$$V_{CE} = V_{CC} - I_C R_C = 10 \text{ V} - 3.3 \text{ mA} \times 1 \text{ K}\Omega = 10 \text{ V} - 3.3 \text{ V} = 6.7 \text{ V}$$

$$\therefore Q (6.7 \text{ V}, 3.3 \text{ mA})$$

وعند ارتفاع درجة الحرارة إلى $25^\circ C$ في هذه الحالة سيقبل V_{BE} ويزداد I_{CO} إن النقصان في V_{BE} لن يؤثر على قيمة تيار القاعدة ذلك لأن وضع V_{BE} مساويا ل (0.4 volt) (يقبل V_{BE} بمعدل 2 mV لكل درجة الحرارة في حالة السيلكون) لن يغير من قيمة تيار القاعدة إلا ب $2 \mu A$ وعليه فإن يمكن اعتبار I_B ثابتا من جهة أخرى فإن الزيادة في I_{CO} يؤدي إلى زيادة كبيرة في I_C حيث لدينا أن $(I_C = \beta \cdot I_B + (1 + \beta) I_{CO})$. وبهذا فإن نقطة Q سوف تزحف نحو منطقة التشبع سيؤدي بالتالي إلى تشويه الإشارة الخارجة، فضلا عما جاء أعلاه من حيث عدم صلاحية هذه الدائرة للتكبير فإن هذه الدائرة غير مرغوب فيها أيضا من ناحية اقتصادية ذلك لاستخدامها مصدرين للفولتية V_{CC} و V_{BB} مما يعني زيادة في استهلاك الطاقة وزيادة في الحجم أيضا ويمكن تجاوز العيب في هذه الدائرة وذلك بتقليص عدد المصادر إلى مصدر واحد واستغلال المصدر V_{CC} في الحصول على تيار الانحياز (القاعدة) كما في الشكل(5) التالي حيث إن :

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} \dots\dots\dots (11)$$



إلا إن هذه الدائرة تبقى هي الأخرى غير صالحة ويمكن إثبات ذلك في خلال حساب عامل الاستقرار الحرارية S هذه الدائرة وعلى النحو الآتي :

$$I_C = \beta \cdot I_B + (1 + \beta) I_{CO} \dots\dots\dots (12)$$

وعند اخذ التفاضل بالنسبة لـ I_C وعلى فرض أن β ثابتة وكذلك I_B نحصل على:

$$1 = \beta \cdot \frac{dI_B}{dI_C} + (1 + \beta) \frac{dI_{CO}}{dI_C} \dots\dots\dots (12^*)$$

$$\frac{dI_B}{dI_C} = 0$$

$$\frac{dI_C}{dI_{CO}} = S = \beta + 1 \quad \dots\dots\dots (13)$$

فإذا كانت $\beta = 40$ فإن $S = 41$ وهذا يعني أن الزيادة في I_C أسرع أو أكبر بـ 41 مرة من الزيادة في I_{CO} وعليه فإن هذا النوع في الدوائر غير مرغوب فيه على الإطلاق وذلك لان الزيادة في I_C ستؤدي إلى إزاحة النقطة Q وكذلك إلى زيادة القدرة التي يبديها والتي بدورها تزيد في رفع درجة الحرارة فيزداد I_C بصورة أكبر وهكذا يحصل الهروب الحراري الذي يؤدي إلى تلف الترانزستور مع دائرة الانحياز الثابت، ويمكن أن تتحسن بشكل كبير عند إضافة المقاومة R_E إلى الباعث في هذه الدائرة. فمن تطبيق القانون كيرشوف للجهد على دائرة القاعدة لدينا أن:

$$V_{CC} = I_B R_B + V_{BE} + I_E R_E \quad \dots\dots\dots (14)$$

فعند تعويض عن $(I_E = I_C + I_B)$ في (14) وبإجراء الترتيب اللازم نحصل على:

$$I_B = \frac{V_{CC} - V_{BE} - I_C R_E}{R_B + R_E} \quad \dots\dots\dots (15)$$

$$\frac{dI_B}{dI_C} = -\frac{R_E}{R_B + R_E} \quad \dots\dots\dots (15^*)$$

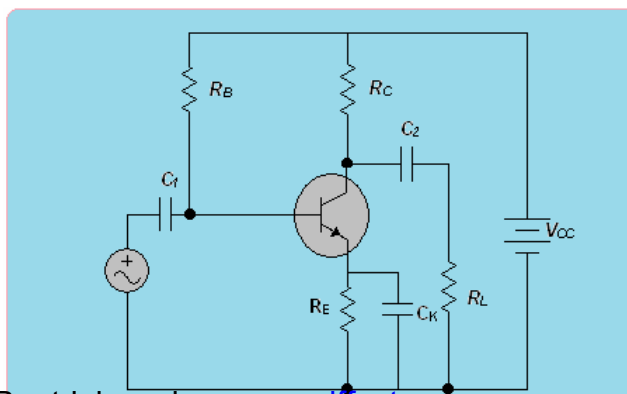
وبأخذ التفاضل بالنسبة لـ I_C للمعادلة (12):

$$1 = \beta \cdot \frac{dI_B}{dI_C} + (1 + \beta) \frac{dI_{CO}}{dI_C}$$

ومن التعويض نجد أن:

$$S = \frac{1 + \beta}{1 + \frac{\beta}{\left(1 + \frac{R_B}{R_E}\right)}} \quad \dots\dots\dots (15^{**})$$

كلما كبرت β كلما قلت الاستقرارية بينما تزداد الاستقرارية كلما صغرت R_B وازدادت R_E حيث أن R_E تعمل على تحسين عامل الاستقرارية. من ناحية أخرى فإن الزيادة في R_E يلزمها زيادة في V_{CC} لتشغيل الترانزستور عند نفس نقطة التشغيل مما يعني زيادة في القدرة الضائعة كذلك فإن إدخال R_E سوف يؤدي إلى زيادة التغذية الخلفية السالبة مما يؤدي إلى تقليل الكسب في الجهد بصورة ملحوظة ولتجنب هذا الضياع في الكسب تربط عادة متسعة إمرار C_K (كما في الشكل (6)) ذات قيمة ثابتة عبر المقاومة R_E كي تقوم بإمرار الإشارة المتولدة حول R_E إلى الأرض ومن ثم تمنع حدوث التغذية الخلفية السالبة للإشارة المتناوبة.



هذا ويتم تعيين نقطة العمل من المعادلة : $I_C = \beta \cdot I_B$
وكذلك المعادلة :

$$V_{CE} = V_{CC} - I_C (R_C + R_E) \dots\dots\dots (16)$$

وفي حالة $R_E = 0$ فإن المعادلة تصبح :

$$V_{CE} = V_{CC} - I_C R_C \dots\dots\dots (17)$$

يلاحظ من هذه المعادلة (15) انه في حالة كون $\frac{R_B}{R_E} < 1$ فإن $S = 1$

وتزداد قيمة S كلما زادت النسبة R_B/R_E حتى تصبح مساوية لـ $(\beta + 1)$ عندما تقترب R_B/R_E من المالا نهائية .

مما جاء اعلاه ، يمكن القول انه كلما كبرت β كلما قلت الاستقرارية بينما تزداد الاستقرارية كلما صغرت R_B او زادت R_E . اما كيف يعمل R_E على تحسين عامل الثبات فهو ان اي زيادة في تيار المجمع I_C سوف يقابلها زيادة في الجهد الهابط على R_E اي زيادة في $V_E = I_E R_E$ ومن تقليل الفرق $(V_E - V_B)$ او V_{BE} الذي يؤدي بدوره الى تقليل I_B - انظر الشكل (١٤) - وبذلك يقل I_C من

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

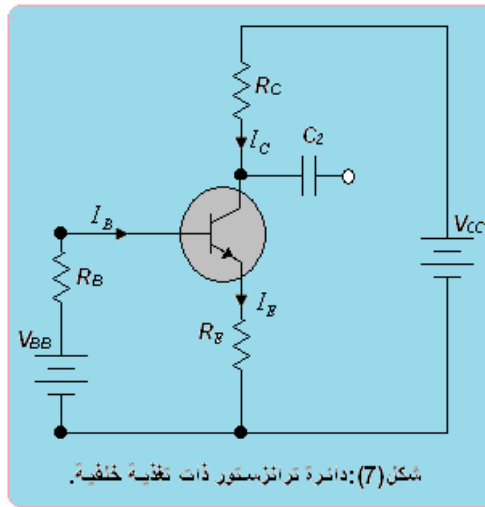
- المحاضرة الثالثة -

B- التغذية الخلفية Feedback

يبين الشكل (7) دائرة ترانزستور ذو باعث مشترك عادية، مع اختلاف واحد بسيط وهو المقاومة R_E الموصلة بين الباعث وبين القطب السالب (أو الأرضي) للبطارية (للدائرة). تعمل هذه المقاومة على توفير تغذية خلفية سالبة للحفاظ على ثبات نقطة التشغيل حيث تقلل من الاضطرابات والتشويه الناتجان عن بارامترات الترانزستور، وذلك مثل المعامل β الذي يتغير مع تغير الظروف المحيطة مثل تغير درجة الحرارة وبالتالي تعمل (أي β) على تغير موقع نقطة التشغيل للترانزستور.

ويمكن توضيح فكرة التغذية الخلفية السالبة على النحو التالي:
زيادة درجة الحرارة، مع ثبات فرق الجهد بين القاعدة والباعث V_{BE} ، يزداد تيار الجامع I_C بسبب زيادة التيار I_{CO} ، وعليه يزداد تيار الباعث I_E أيضا تبعاً للعلاقة:

$$I_C = \alpha I_E, \quad \alpha \approx 1$$



وبزيادة تيار الباعث I_E يزداد الجهد على الباعث V_E وبالتالي يقل الجهد على القاعدة V_B تبعاً للعلاقة التالية:

$$V_{BB} = V_B + V_{BE} + V_E = I_B R_B + V_{BE} + I_E R_E \quad \dots \dots \dots (18)$$

حيث إن V_{BB} , V_{BE} , R_B , R_E ثابت، ولكن بانخفاض الجهد V_B ينخفض تيار القاعدة I_B ولأن:

$$I_B = \frac{V_{BB} - V_{BE} - I_E R_E}{R_B} \quad \dots \dots \dots (19)$$

وعليه ينخفض تيار الجامع I_C مرة أخرى تبعاً للعلاقة: $I_C = \beta I_B$. وهكذا... يزداد تيار الجامع I_C بزيادة درجات الحرارة ثم ينخفض تحت تأثير الجهد الناتج على المقاومة R_E ، وهنا نلاحظ الدور الذي تقوم به المقاومة في حفظ ثبات نقطة تشغيل الترانزستور والتي تعتمد على ثبات تيار الجامع I_C .
ولكن من عيوب هذه الدائرة بالإضافة إلى تقليل الكسب في الدائرة، فإنه يتطلب جعل β ثابتة للترانزستور أن تكون المقاومة R_E كبيرة جداً أو أن تكون المقاومة R_B صغيرة جداً (وهذا صعب لحد ما)، الأمر الذي يترتب عليه أن يكون الجهد V_{CC} كبيراً وهذا يزيد من التكلفة.

وللتغلب على هذه المشكلة تم تصميم ما يسمى بـ "مجزئ الجهد"، يتكون مجزئ من المقاومتان R_1 , R_2 ، حيث يعمل الجهد الناتج على المقاومة R_2 على أن يكون هناك جهد انحياز أمامي على وصلة الباعث - القاعدة حيث يقوم مجزئ الجهد بتقسيم جهد الفولتية المستمرة بحيث يكون هناك جهد ثابت على القاعدة وغير معتمد على تيار القاعدة على أن يكون تيار المجزئ كبيراً بالمقارنة مع تيار القاعدة. ومع ذلك

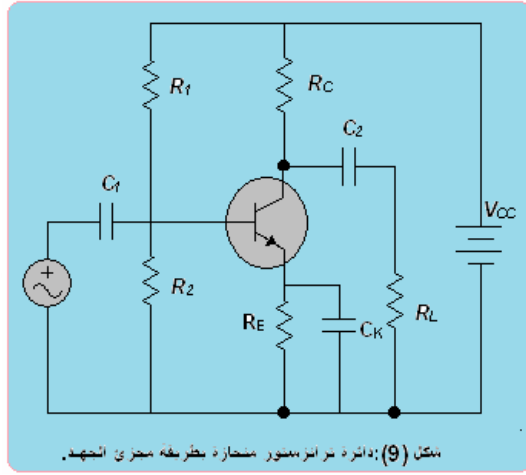
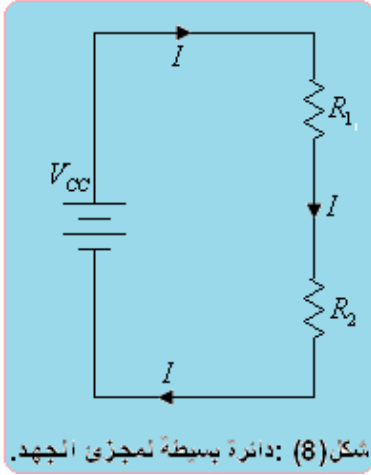
فحتى مع ثبوت جهد القاعدة، فإن تيار الجامع سيتغير مع تغير الحرارة وهنا يجئ دور المقاومة R_E التي تعمل على توفير التغذية الخلفية السالبة واللازمة لثبات نقطة التشغيل .

C - انحياز مجزئ الجهد Potential Divider Biasing

يعد هذا النوع من دوائر الانحياز الأوسع انتشار في الدوائر الخطية والأكثر استخداما في تجهيز الترانزستور بالانحياز اللازم والاستقرار الحراري .ويمكن توضيح فكرة مجزئ الجهد كالاتي:
على فرض أن لدينا الدائرة المبينة في الشكل(8)التالي وفيها المقاومتان R_1, R_2 موصلتين على التوالي تحت تأثير جهد قدره V_{CC} فيكون:

$$V_{CC} = I(R_1 + R_2) \dots\dots\dots (19)$$

وعلى فرض إننا وصلنا مقاومة ما مع المقاومة R_2 على التوازي فان الجهد الناشئ على هذه المقاومة سيكون هو نفسه على المقاومة R_2 (من قوانين التوازي).وبنفس المنطق إذا ما استبدلنا هذه المقاومة المجهولة بدائرة كهربائية ولتكن دائرة الترانزستور، فيكون الجهد المؤثر أو الجهد الداخل على قاعدة الترانزستور V_B هو عبارة عن جهد المقاومة R_2 لأنهما على التوازي. في الدائرة في شكل(9) على فرض أن I_1 يسري خلال R_1 وان I_B هو صغير جدا يمكن إهماله لذا فانه من الممكن اعتبار التيار المار في R_2 هو I_1 أيضا لذا فانه:



$$I_1 = \frac{V_{CC}}{R_1 + R_2} \dots\dots\dots (20)$$

ومن ثم فان الجهد المتولد حول R_1 يكون مساويا:

$$V_1 = I_1 R_1 = \frac{V_{CC}}{R_1 + R_2} R_1 \dots\dots\dots (21)$$

أما الجهد حول R_2 فيكون هو الآخر مساويا لـ:

$$V_2 = I_1 R_2 = \frac{V_{CC}}{R_1 + R_2} R_2 \dots\dots\dots (21)$$

وهكذا يتم تجزئة الجهد V_{CC} إلى V_1 و V_2 بحيث أن $(V_{CC} = V_1 + V_2)$ ومن هنا جاءت التسمية بمجزئ الجهد وباستخدام قانون كيرشوف للجهد في دائرة القاعدة نجد أن :

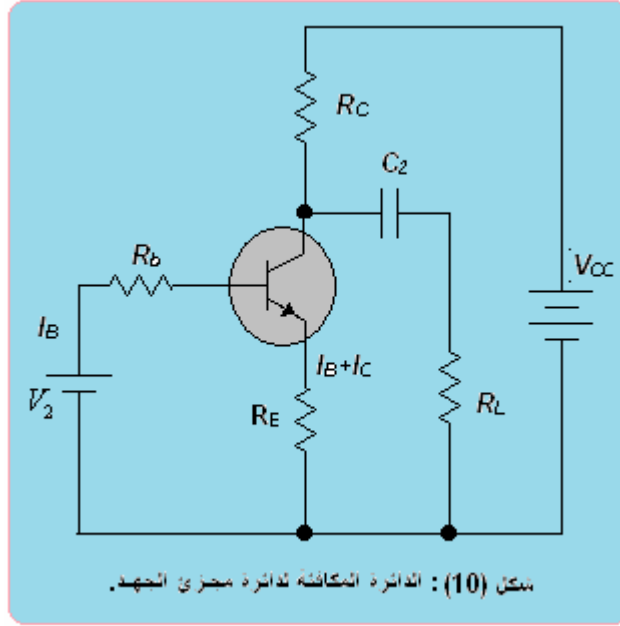
$$V_2 = V_{BE} + V_E = V_{BE} + I_E R_E \dots\dots\dots (22)$$

$$I_E = \frac{V_2 - V_{BE}}{R_E} \dots\dots\dots (23)$$

وعلى فرض أن I_B صغير جداً يمكن إهماله بحيث يمكن اعتبار $I_E \approx I_C$ لذا فإن:

$$I_C = \frac{V_2 - V_{BE}}{R_E} \dots \dots \dots (24)$$

يلاحظ من المعادلة (24) أن I_C لا تعتمد على β وإنما تعتمد هذه المرة على V_{BE} وحيث إن V_2 أكبر بكثير من V_{BE} وان التغير فيه يكون صغيراً لذا فإنه يمكن القول أن I_C لا يعتمد هنا على أي من معاملات الترانزستور وهكذا يكون باستطاعته هذه الدائرة توفير استقرارية عمل جيدة للترانزستور ولهذا فإن دائرة مجزئ الجهد تكون أوسع انتشاراً بين دوائر الانحياز .
وبتطبيق نظرية ثفنن على دائرة القاعدة تتبسط دائرة الانحياز إلى الشكل (10) حيث تمثل R_b المقاومة المكافئة.



$$R_b = \frac{R_1 R_2}{R_1 + R_2} \dots \dots \dots (25)$$

أما الفولتية V_2 تساوي:

$$V_2 = \frac{V_{CC}}{R_1 + R_2} R_2 \dots \dots \dots (26)$$

ولإيجاد S نجد $\frac{dI_B}{dI_C}$ أولاً فمن الشكل (10) نلاحظ أن:

$$V = R_b I_B + V_{BE} + R_E (I_C + I_B) \dots \dots \dots (27)$$

$$\frac{dI_B}{dI_C} = - \frac{R_E}{R_b + R_E}$$

وبأخذ النفاضل بالنسبة لـ I_C للمعادلة (27):

$$1 = \beta \cdot \frac{dI_B}{dI_C} + (1 + \beta) \frac{dI_{CO}}{dI_C}$$

ومن التعويض نجد أن:

$$S = \frac{1 + \beta}{1 + \frac{\beta}{\left(1 + \frac{R_b}{R_E}\right)}} \dots\dots\dots (28)$$

وكلما قلت قيمتا R_1 و R_2 فإن S تتحسن ولكن تزداد القدرة التي تبديدها كذلك تقل مقاومة الإدخال الكلية التي يراها مصدر الإشارة.

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

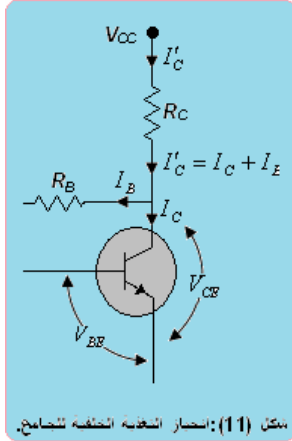
المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

- المحاضرة الرابعة -

D - دائرة الانحياز الذاتي Self - Biasing Circuit

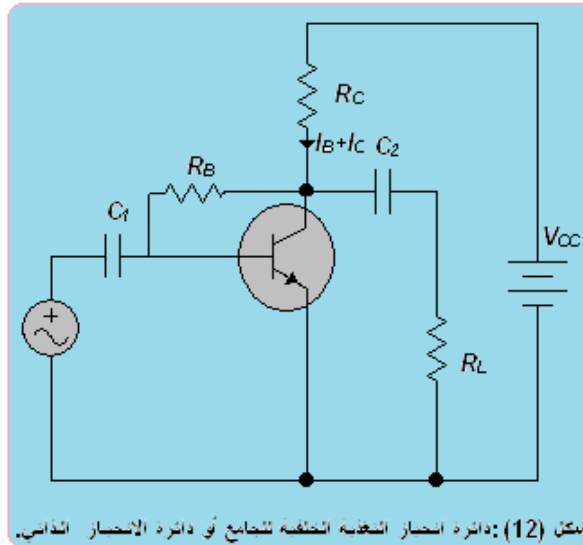


شكل (11): انحياز نقطة الخلف للجامع.

وتدعى أحيانا بدائرة انحياز التغذية - الخلفية للجامع Collector Feedback Biasing، ويمثل الشكل (11) هذا النوع من الانحياز باستخدام التغذية الخلفية من الجامع إلى القاعدة عن طريق توصيل المقاومة R_B من الجامع بدلا من المصدر V_{CC} . فبدلا من وضع جهد ثابت على مقاومة القاعدة يتم استخدام جهد الجامع لتغذية القاعدة، ومن هنا كانت فكرة التغذية الخلفية التي تساعد على التقليل من تأثير β على تغير موقع نقطة تشغيل الترانزستور.

فزيادة درجة الحرارة تزداد قيمة β وبالتالي زيادة تيار الجامع الأمر الذي يترتب عليه زيادة الجهد على المقاومة R_C وبالتالي تقليل الجهد بين الجامع والباعث V_{CE} (لأن V_{CC} لها قيمة ثابتة). وبناء على تقليل الجهد V_{CE} يقل الجهد على المقاومة R_B (حيث يجب أن يكون لهما نفس الجهد لأنهما موصلتان على

التوازي) وبالتالي يقل تيار القاعدة I_B . لكن تقص تيار القاعدة I_B يقلل بدوره الزيادة الأصلية في تيار الجامع I_C والنتيجة عن ارتفاع درجة الحرارة. وهكذا يتبين إن باستخدام التغذية الخلفية فان تيار الجامع لا يزداد زيادة كبيرة بزيادة β .



شكل (12): دائرة انحياز نقطة الخلف للجامع أو دائرة الانحياز الذاتي.

ولا تختلف هذه الدائرة عن دائرة مجزئ الجهد السابقة سوى أن مقاومة الانحياز في هذه الحالة تأخذ تيار انحيازها من فولتية الجامع V_C بدلا من المصدر الجامع V_{CC} . انظر شكل (12). ومن استخدام قانون كيرشوف يمكن كتابة:

$$V_{CC} = I'_C R_C + I_B R_B + V_{BE} \quad (29)$$

حيث إن $I'_C = I_C + I_B$ لذا فان:

$$V_{CC} = I_C R_C + I_B (R_C + R_B) + V_{BE} \quad (30)$$

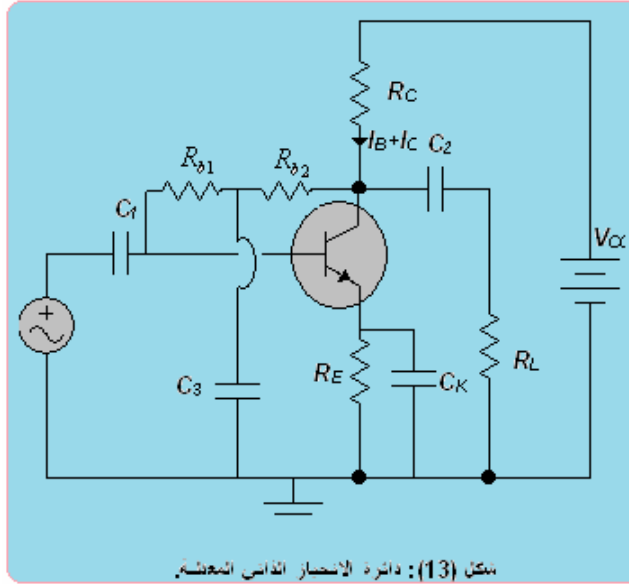
$$I_B = \frac{V_{CC} - I_C R_C - V_{BE}}{R_C + R_B} \quad (31)$$

$$\frac{dI_B}{dI_C} = \frac{-R_C}{R_C + R_B} \quad (32)$$

وعليه فان عند التعويض في المعادلة (12) نحصل على:

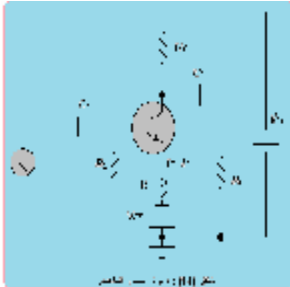
$$S = \frac{1 + \beta}{1 + \frac{\beta}{\left(1 + \frac{R_C}{R_B}\right)}} \dots\dots\dots (33)$$

أن وجود التغذية الخلفية السالبة سوف يعمل على:
 ١- تقليل التكبير في الفولتية لهذه الدائرة ،ومن المعروف أن الإشارة الخارجية لا تكون في نفس طور الإشارة الداخلية وعليه فان الجزء المعاد من الإشارة خلال المقاومة R_B سوف يعمل على تقليل حجم الإشارة الداخلة الفعلية ومن ثم تنخفض قيمة الكسب وهذا ويتم التخلص من الأثر السالب هذا بتقسيم قيمة R_B إلى نصفين R_{B1}, R_{B2} ثم ربط المتسعة عند نقطة التقاء المقاومتين إلى الأرض حيث تعمل هذه المتسعة على إمرار الجزء المعاد من الإشارة الخارجية إلى الأرض كما في شكل (13).
 ٢- تعمل المقاومة R_B عند ربطها بهذه الصورة على تقليل مقاومة الإدخال لهذه الدائرة ولتلافي مثل هذا الانخفاض في R_{in} يتم استخدام التغذية الخلفية للتيار Current Feedback بإضافة R_E إلى الدائرة كما في شكل (9).
 ٣- نظرا لان تيار الانحياز يتم تعيينه بواسطة V_C بدلا من V_{CC} الثابتة لذا فان تعيين نقطة التشغيل Q سوف لا يكون بنفس السهولة السابقة بالنسبة للدوائر الأخرى.



شكل (13): دائرة الانحياز الدائري المتعددة.

D - دائرة الانحياز بالباعث Emitter- Biasing Circuit



تأتي تسمية هذه الدائرة بسبب تحيز ثنائي الباعث انحياز أماميا بواسطة مجهز فولتية V_{EE} أما المجهز V_{CC} يعمل كالعادة على تحيز ثنائي الجامع عكسيا. ويمتاز هذا النوع من الانحياز بالبساطة وبامتلاكه قدرةً جيداً من الاستقرار الحراري وهو الانحياز الشائع عند توفير مجهز فولتية مجزأ (أي وجود مصدر واحد للفولتية يمتلك ٣ أقطاب : موجب ومشترك وسالب) كما في شكل (14).

و خلافا للدوائر الأخرى فان المقاومين R_E, R_C في هذه الدائرة لهما دوران أساسيان : فضلا عن كونهما مقاومتين الحمل والباعث وعلى التوالي فأنهما يعملان كمقاومتي انحياز أو بعبارة أخرى يتم تحيز الترانزستور بالصورة المطلوبة من خلال اختيار القيم المناسبة لـ R_E, R_C . بينما R_B لا تعمل نتيجة لربطها إلى الأرضية لذلك فان $V_B = 0$ وبناء على ذلك فان فولتية V_{EE} سوف تظهر بأجمعها حول R_E وتطبيق قانون كيرشوف للجهد حول دائرة الإدخال في الدائرة الموضحة في شكل (14) نجد أن:

$$V_{EE} + I_B R_B + V_{BE} + I_E R_E = 0 \dots\dots\dots (34)$$

لذا فان $V_{EE} = I_B R_B = 0$ فتعطي I_E بالصيغة:

$$I_E = \frac{V_{EE} - V_{BE}}{R_E} \quad \dots \dots \dots (35)$$

وبما أن $I_C \approx I_E$ وكذلك $I_C = \beta I_B$.

$$\therefore I_B = \frac{I_E}{\beta} \quad \dots \dots \dots (36)$$

وبالتعويض عن قيمة I_B نحصل على:

$$\left(\frac{I_E}{\beta} \right) R_B + I_E R_E = - (V_{EE} + V_{BE})$$

$$\therefore I_E \left(\frac{R_B}{\beta} + R_E \right) = - (V_{EE} + V_{BE})$$

$$\therefore I_E = \frac{-(V_{EE} + V_{BE})}{R_E + \left(\frac{R_B}{\beta} \right)} \quad \dots \dots \dots (37)$$

وبما أن $I_C \approx I_E$

$$\therefore I_C = \frac{-(V_{EE} + V_{BE})}{R_E + \left(\frac{R_B}{\beta} \right)} \quad \dots \dots \dots (38)$$

وبتطبيق قانون كيرشوف للجهد حول دائرة الإخراج في الدائرة الموضحة في شكل (14) نجد أن:

$$V_{CC} + I_C R_C + V_{CE} + I_E R_E + V_{EE} = 0$$

$$V_{CE} = V_{CC} - I_C R_C - V_{EE} - I_E R_E$$

$$\therefore V_{CE} = V_{CC} - V_{EE} - I_C (R_C + R_E) \quad \dots \dots \dots (39)$$

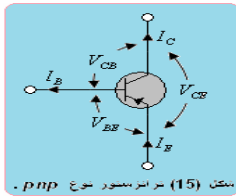
ولكون الباعث يعمل كنقطة ارض ($V_{EE} = 0, I_E R_E = 0$) فإن V_{CE} تعطى بالصيغة الآتية:

$$\therefore V_{CE} = V_{CC} - I_C R_C$$

وأخيرا لا بد من أن نذكر بان عامل الاستمرارية أو الثبات لدائرة انحياز الباعث يكون مساويا لـ:

$$S = \frac{1 + \beta}{1 + \frac{R_E}{R_B} + 1} \quad \dots \dots \dots (40)$$

دوائر انحياز الترانزستور نوع PNP



يبين الشكل (15) ترانزستور نوع PNP وبما أن التثنائي الباعث والجامع يؤشران في اتجاهين معاكسين لاتجاههما في الترانزستور نوع NPN. تعكس كل التيارات والفولتيات عندما يكون الترانزستور نوع PNP في حالة انحياز أمامي (FR) ، بعبارة أخرى لجعل تثنائي الباعث في ترانزستور PNP منحاز أماميا يجب أن تمتلك V_{BE} القطبية السالبة - الموجبة ألمبينه بالشكل (15) ولجعل تثنائي الجامع منحازا عكسيا. يجب أن تمتلك V_{CE} القطبية السالبة - الموجبة المبينة. وعليه

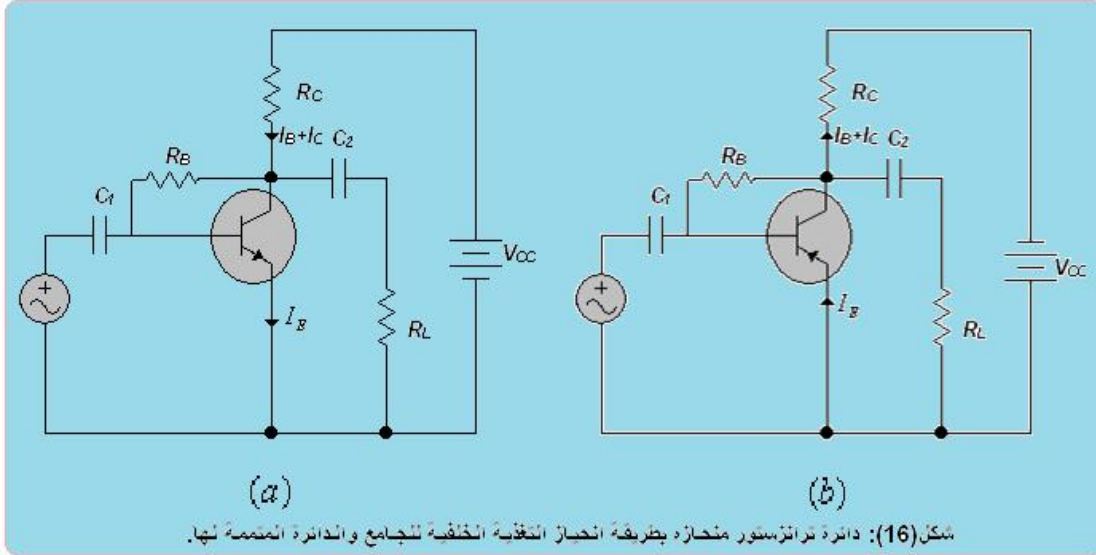
تكون V_{CE} سالبة - موجبة كما مبين وبما أن سهم تثنائي الباعث يشير إلى الداخل. يسري تيار الباعث المتعارف عليه إلى داخل الترانزستور PNP. ويسري تيار القاعدة والباعث إلى الخارج .

يدعى الترانزستور PNP بـ **complement** الترانزستور NPN وتدل الكلمة متمم على إن جميع فولتيات والتيارات النوع PNP تعاكس فولتيات والتيارات الترانزستور NPN لكل دائرة NPN دائرة PNP متممة . ولإيجاد دائرة PNP المتممة كل ما تفعله هو:

١- استبدال الترانزستور NPN بترانزستور PNP .

٢- تم أو اعكس كافة الفولتيات والتيارات.

يبين الشكل (16a) انحيازاً بالتغذية الخلفية للجامع مستخدماً ترانزستور نوع NPN . يسري تيار الباعث إلى الأسفل وتكون فولتية الجامع موجبة بالنسبة إلى الأرض يبين الشكل (16b) دائرة متممة تستعمل ترانزستور PNP كل ما فعلناه هو إننا عكسنا الفولتيات والتيارات واستبدلنا الترانزستور NPN بترانزستور PNP الآن يسري تيار الباعث إلى الأعلى كما إن فولتية الجامع أصبحت سالبة.



من المعروف بأنه يلزم لعمل الترانزستور بصورة سليمة أن يكون ثنائي الباعث - قاعدة منحازة بصورة أمامية بينما يكون ثنائي الجامع - قاعدة منحازة عكسياً وحيث أن كلا من الباعث والقاعدة والجامع في الترانزستور PNP تضع في مادة معاكسة كما هي عليه في الترانزستور PNP لذا فإنه يلزم أن يكون V_{BE} بالقطبية السالبة - الموجبة كما في الشكل ومن جهة أخرى ولجعل ثنائي الجامع منحاز عكسياً يجب أن تمتلك V_{CB} القطبية السالبة - الموجبة وعليه تكون V_{CE} سالبة موجبة ونظراً لكون سهم الباعث مشيراً إلى الداخل فإن تيار باعث سوف يسري إلى داخل الترانزستور بينما يسري تيار القاعدة والجامع إلى الخارج ومن الجدير بالذكر إن الترانزستور PNP يدعى بـ **complement** الترانزستور NPN وتدل كلمة متمم على أن جميع فولتيات النوع PNP تعاكس فولتيات و تيارات الترانزستور NPN .

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

- المحاضرة الخامسة -

ان ايسط طريقة لفهم عمل الترانزستور يكون عن طريق تحليل دائرة مكبر الترانزستور بتطبيق نظرية التراكب باسلوب خاص . أي تجزئة تحليل عمل دائرة الترانزستور الى قسمين تحليل D.c وتحليل A.c . بعبارة أخرى نأخذ جميع مصادر القدرة المستمرة في نفس الوقت ونحسب التيارات والفولتيات المستمرة الناتجة عنها ثم نأخذ . بعد ذلك . جميع مصادر القدرة المتناوبة ونحسب التيارات والفولتيات المتناوبة الناتجة عنها .

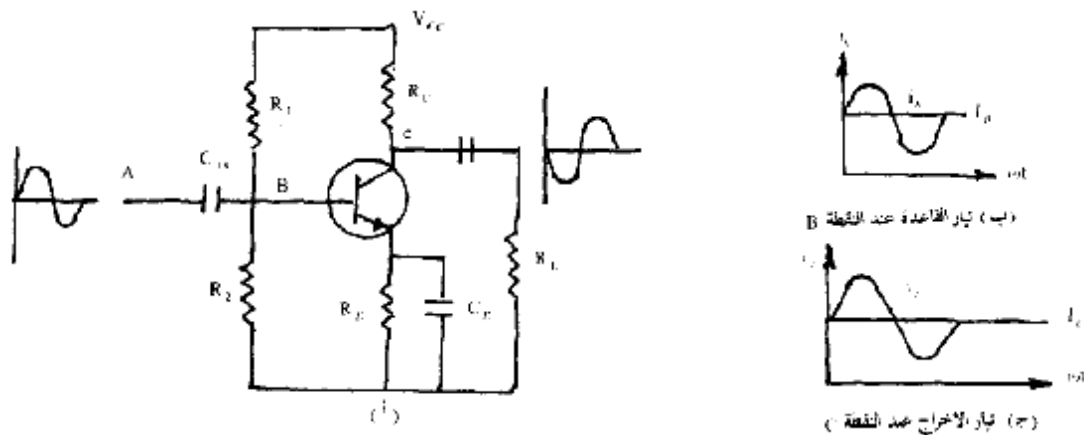
ان هذا الاجراء سيقود بالضرورة الى استبدال الترانزستور بنماذج او دوائر مكافئة تعبر عن السلوك المستمر والمتناوب للترانزستور ومن ثم استخدام هذه النماذج في تحليل عمل دوائر الترانزستور عند وجود التيارات المستمرة والاشارات المتناوبة وعلى التوالي .

دائرة عملية لمكبر ترانزستور :-

يبين الشكل (١ أ) دائرة نموذجية لمكبر ترانزستور . في هذه الدائرة نستطيع ان نلاحظ ما يأتي :-

أ- دائرة الانحياز :- وتتكون من المقاومات R_1 , R_2 , R_E وتعمل المقاومتان R_2 , R_1 على تجزئة الجهد V_{CC} وتجهيز قاعدة الترانزستور بالفولتية والتيار المناسبين لعمل الترانزستور بحيث لا يسمح بحدوث التشوية (قطع) في الموجة الخارجة خلال النصف السالب من الموجة الداخلة . اما المقاومة R_E فتعمل على زيادة استقرارية عمل الترانزستور - راجع البند 4 8 من الفصل الثامن

ب- متسعة الادخال C_{in} :- تستخدم لأمرار الاشارة الداخلة الى قاعدة



الترانزستور وتعمل على منع الفولتية المستمرة - حول R_2 - من التأثير على مصدر الإشارة وكذلك عزل مقاومة المصدر المذكور من التأثير على المقاومة R_2 . ذلك ان عدم وجود المتسعة سوف يجعل من مقاومة المصدر مربوطة حول R_2 وعلى التوازي. هذا ويتم حساب C_{1n} عادة من العلاقة

$$x_{C_{1n}} = \frac{Z_{1n}}{10} \quad \dots (1)$$

$$\frac{1}{2\pi f C_{1n}} = \frac{1}{\omega C_{1n}} = x_{C_{1n}}$$

حيث تمثل Z_{1n} ممانعة الادخال لدائرة المكبرو

وأن f تؤخذ على اساس انها تساوي 50 هرتز.

ج- متسعة الامرار C_E : - وتتراوح قيمتها عادة ما بين 40 الى 100 مايكروفراد وتربط على التوازي مع R_E وتعمل على امرار الاشارات المتناوبة المكبرة ، التي تظهر حول R_E ، الى الارض وبهذا تقلل من تأثير التغذية الخلفية السالبة ، حيث تعمل هذه الاخيرة على خفض الكسب للمكبر بدرجة كبيرة - راجع البند (٨٠٤) من الفصل الثامن - ولكنها لا تؤثر على شروط ال D.C .

من المرغوب فيه عمليا الا تكون ممانعة المتسعة C_E اكبر من $\left(\frac{1}{10}\right)$ من قيمة

المقاومة R_E عند اوطأ تردد يراد للترانزستور ان يعمل عنده وعليه فإنه يمكن حساب C_E من العلاقة :

$$\frac{1}{\omega C_k} = \frac{R_E}{10}$$

حيث ان $\omega = 2\pi f$

د- متسعة الاقران C_c : - تستخدم هذه المتسعة عادة في المكبرات المتعددة المراحل - انظر الفصل الثامن - وتعمل على اقران مرحلة تكبير بمرحلة لاحقة . تعمل هذه المتسعة على منح تأثير الفولتية V_{CE} على قاعدة ترانزستور المرحلة اللاحقة وكذلك تأثير R_C على دائرة انحياز هذه المرحلة (في حالة عدم وجود C_c تكون R_C مربوطة على التوازي مع R_{in} للمرحلة اللاحقة) . ومن هنا فإن C_c تحافظ على شروط ال D.C للمرحلة اللاحقة (تمنع تأثير V_{CE} للمرحلة السابقة من التأثير على قاعدة الترانزستور للمرحلة اللاحقة) ولكنها تسمح بمرور الاشارات المتناوبة من مرحلة الى أخرى .

هـ- مركبات التيار المختلفة :- انه لمن المفيد ان نذكر ثانية التيارات السارية في دائرة الترانزستور عند وجود الفولتيات المستمرة والمتناوبة معا . هذه التيارات يوضحها الشكل (20 ب وج) وهي :

1- تيار القاعدة : عند عدم وجود اشارة متناوبة في دائرة القاعدة فان التيار المستمر I_B سوف يسري في هذه الدائرة بسبب من وجود دائرة الانحياز . اما في حالة تسليط الاشارة المتناوبة (A.c) فان تياراً متناوباً (i_b) سيسري هو الاخر وعليه فان تيار القاعدة الكلي i_B سيكون مساوياً لـ

$$i_B = i_b + I_B \quad \dots (2)$$

2- تيار المجمع :- تيار القاعدة المستمر I_B سوف يؤدي الى احداث تيار مجمع مستمر قدره βI_B كذلك يفعل التيار المتناوب للقاعدة i_b . وعليه فان تيار المجمع الكلي سيكون مساوياً لـ

$$i_c = I_c + i_c \quad \dots (3)$$

3- تيار الباعث :- من المعروف ان تيار الباعث يرتبط بعلاقة مع تيار القاعدة والمجمع وعليه فان تيار الباعث المستمر I_E (في حالة عدم تسليط فولتية متناوبة عند مدخل المكبر) سوف يكون مساوياً لـ $I_B + I_c$. كذلك فان تيار الباعث المتناوب i_e عند وجود الاشارة المتناوبة . هو $i_b + i_c$. وعليه فان تيار الباعث الكلي i_E سيكون مساوياً لـ

$$i_E = I_E + i_e \quad \dots (4)$$

في معظم الاحيان حيث يكون تيار القاعدة صغيراً . يمكن اعتبار تيار الباعث مساوياً لتيار المجمع . وأخيراً لا بد لنا من الاشارة الى ان الموجة الخارجة على الرغم من أنها نسخة مكبرة من الموجة الداخلة . الا انها معكوسة الطور . اي ان الجزء الموجب من الموجة الداخلة اصبح سالبا والجزء السالب اصبح موجبا وبهذا فان فرق الطور بين الموجة الداخلة والخارجة في مكبر الباعث المشترك . يساوي 180° .

هذا واضح اذا علمنا ان الفولتية الخارجة المأخوذة من عند نقطة المجمع . تكون مساوية لـ

$$v_{ce} = V_{cc} - i_c R_c \quad \dots (5)$$

أو أن

$$v_{ce} = V_{cc} - \beta i_b R_c \quad \dots (6)$$

على اعتبار أن $\beta = \beta_{a.c}$ وبذلك فإن أي زيادة في i_b - خلال النصف الموجب من الموجة الداخلة - سوف يؤدي إلى نقصان في قيمة v_{ce} وان أي نقصان في i_b - خلال النصف السالب من الموجة الداخلة - سيؤدي إلى زيادة v_{ce} . وهكذا تكون الفولتية الخارجة معاكسة في الطور للموجة الداخلة .

3 - 9 الدوائر المكافئة المستمرة والمتناوبة :

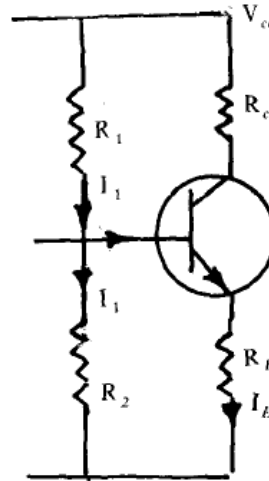
- A.C and D.C Equivalent Circuits :

ذكرنا فيما سبق انه بالإمكان استخدام نظرية التراكب وبطريقة خاصة . لايجاد الدوائر المكافئة الـ D.C والـ A.C لدائرة الترانزستور . وفيما يأتي الخطوات الواجب اتباعها للحصول على هذه الدوائر المكافئة :-

- أ- الدوائر المكافئة الـ d.c :- يفترض عند ايجاد دوائر الـ D.C المكافئة لدائرة الترانزستور عدم وجود اشارة متناوبة وعليه فانه يؤخذ بالاعتبار استجابة دائرة الترانزستور للفولتية المستمرة فقط . من هنا فان كل المتسعات سوف تعد دوائر مفتوحة بسبب ان المتسعة لا تمرر الفولتية اصلا . وبهذا فان رسم دائرة الـ D.C المكافئة يتم عن طريق :
- 1- اختزل كل المصادر المتناوبة الى الارض .
 - 2- افتح كل المتسعات المربوطة مع الدائرة .

والدائرة الباقية هي التي تهتم عند احتساب التيارات والفولتيات المستمرة . لهذا السبب . ندعو هذه الدائرة بالدائرة المكافئة المستمرة d.c equivalent circuit . وباستخدام هذه الدائرة نحسب كافة التيارات والفولتيات المستمرة التي نهتم بها . وبتطبيق هاتين الخطوتين على الدائرة في الشكل (1) نحصل على الدائرة المكافئة الـ D.C في الشكل (2) .

ب- الدوائر المكافئة الـ a.c : - من المتوقع ان تكون مجهزات الفولتية المستمرة غير ذات أهمية بالنسبة الى دوائر A.C المكافئة لمكبرات الترانزستور وعليه فان هذه المصادر سوف تقصر الى الصفر . كذلك هو ومعروف ان قيم المتسعات المستعملة بنوعيتها (الاقوان والامرار) في دوائر المكبرات . تكون كبيرة اي بممانعة صغيرة . لذا فانها تعد دوائر قصر short circuit بالنسبة للاشارات المتناوبة . من هنا فان ايجاد الدائرة المكافئة الـ A.C يتم بوساطة .

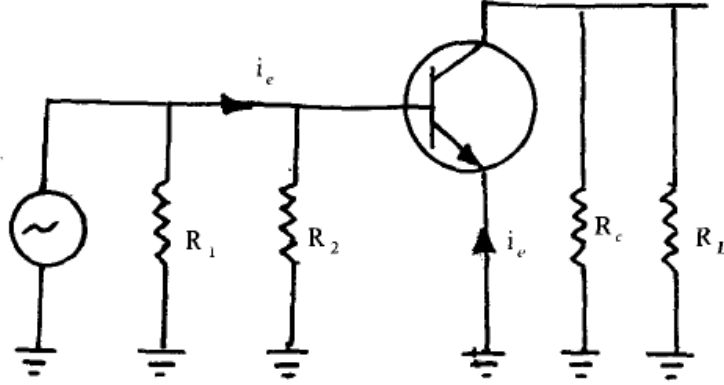


الشكل (2) الدائرة المكافئة الـ D.C للدائرة في الشكل (1)

- 1- اختزل كافة المصادر المستمرة الى الصفر .
- 2- اقصر كافة متسعات الاقوان والامرار .

وتكون الدائرة الباقية هي التي تهتم عند احتساب التيارات والفولتيات المتناوبة . ولهذا السبب تدعى هذه الدائرة بالدائرة المكافئة المتناوبة a-c equivalent circuit وباستخدام هذه الدائرة نحسب كافة التيارات والفولتيات المتناوبة التي نهتم بها .

وبتطبيق هاتين الخطوتين على الدائرة في الشكل (1) نحصل على الدائرة المكافئة الـ a.c في الشكل (3) .

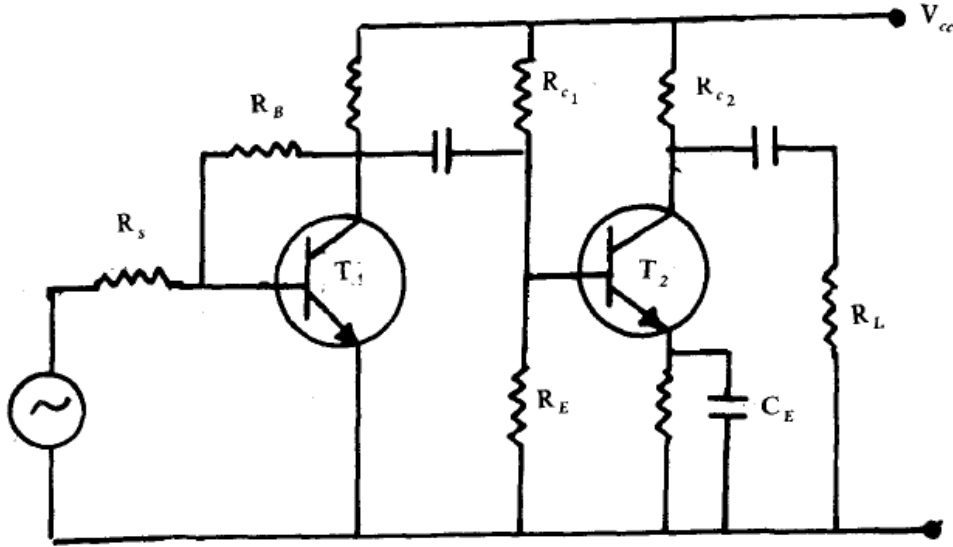


الشكل (٣) الدائرة المكافئة الـ a.c للدائرة في الشكل (١) .

وبهذا فان التيار الكلي في أي فرع من فروع الدائرة - الشكل (١) - هو حصيلة للتيار المستمر والتيار المتناوب في ذلك الفرع وكذلك هو الحال بالنسبة للفولتية عبر أي فرع فيها .

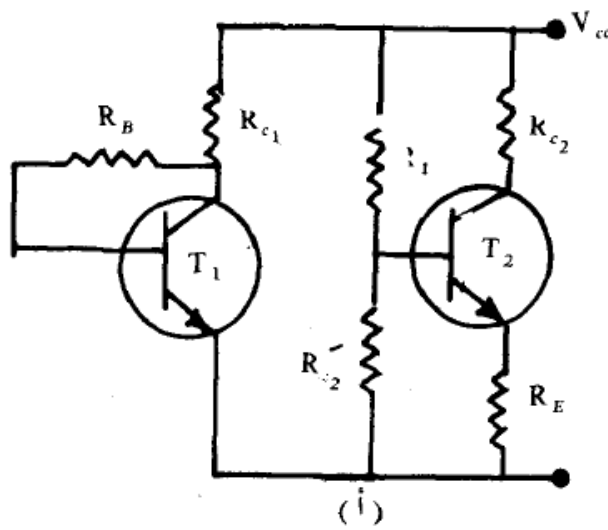
مشال :-

ارسم الدائرة المكافئة المستمرة والمتناوبة لمكبر الترانزستور في الشكل (4) .

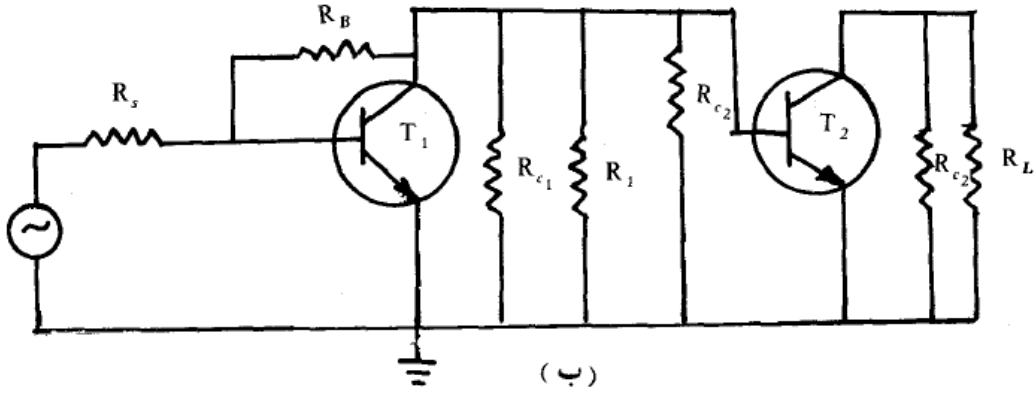


الحل :-

الدائرة المكافئة المستمرة هي :



اما الدائرة المكافئة المتناوبة فهي :



الشكل (٦)

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

– المحاضرة السادسة –

4 - 9 التحليل البياني : Graphical Analysis

خطي الحمل المستمر والمتناوب A.C and D.C load line - توضيح مميزات الخروج للترانزستور العلاقة بين V_{CE} و I_C وعليه فانها تصبح اداة مفيدة للتعريف بقيمة فولتية الركبة k_{nec} voltage وكيفية تغير I_C مع V_{CE} وكذلك حساب عامل التكبير β وممانعة الادخال والاخراج وأخيراً فولتية الانهيار. هذه المعلومات تصبح كلها لازمة عند التعامل مع دوائر الترانزستور من حيث التصميم او من حيث التعرف على طبيعة عمل هذه الدوائر.

على اية حال . يمكن الحصول على نفس المعلومات بطريقة أبسط وبشكل مختصر وذلك عن طريق تمثيل العلاقة الرياضية بين V_{CE} و I_C بيانيا . هذه العلاقة كما هو معلوم ، هي خطية لذا فانه يمكن تمثيلها بوساطة خط مستقيم على منحنيات خواص الاخراج . هذا الخط يدعى بخط الحمل load line وعليه فان النقاط الواقعة على هذا الخط تمثل كل قيم V_{CE} و I_C الممكنة .

وحيث أن لأي دائرة مكبر ترانزستور - كما اسلفنا - دائرتي تكافؤ مستمرة ومتناوبة فان هناك نوعين من خطوط الحمل : خط الحمل المستمر d.c load line وخط الحمل المتناوب a.c load line .

أ - خط الحمل المستمر d.c load line :- وكما اسلفنا فان خط الحمل المستمر يمثل كافة نقاط العمل الممكنة . النهاية الدنيا لخط الحمل المستمر تسمى بنقطة الاشباع saturation point ويمكن استخراجها من معرفة انه لو كان الترانزستور في حالة اشباع في الشكل (١ أ) فان فولتية المصدر V_{CC} ستظهر كلها عبر R_C و R_E - انظر الدائرة المكافئة المستمرة في الشكل (٢) أي ان

او أن

$$V_{CE} = 0$$

.....

$$I_{C(\max)} = \frac{V_{CC}}{R_C + R_E} \quad (7)$$

من جهة أخرى تسمى النهاية السفلى من خط الحمل المستمر بنقطة القطع ويمكن استخراجها من معرفة أنه لو كان الترانزستور في الشكل (١ أ) في حالة قطع فستظهر كل فولتية المصدر V_{CC} عبر طرفي المجمع - باعث أي ان

$$I_C = 0$$

..... او ان

$$V_{CE} = V_{CC} \quad (8)$$

ب - خط الحمل المتناوب a.c load line :- يلاحظ في الشكل (٢) - الدائرة المكافئة المستمرة - أن R_L قد اُهملت على الرغم من انها موجودة اصلا في دائرة المكبر الشكل (١) . ان السبب في ذلك يعود في الحقيقة الى كون جميع المتسعات ومن ضمنها متسعة الاقراان ، دوائر مفتوحة عند استخراج الدائرة المكافئة المستمرة . وعليه فان مقاومة الحمل المستمر الذي يراها المجمع هو R_C فقط والحمل المستمر الذي يراه الباعث هو R_E . وعلى هذا الاساس ومن خلال الدائرة المستمرة المكافئة ، تم ايجاد نقطتي النهاية (الاشباع والقطع) التابعين لخط الحمل المستمر ثم رسمه .

من جهة اخرى ، نلاحظ أن R_L تكون ضمن الدائرة المكافئة المتناوبة - الشكل (٣) - وعليه فان الحمل المتناوب الذي يراه المجمع هو $r_c = R_C \parallel R_L$ والحمل المتناوب الذي يراه الباعث هو r_E . ذلك ان استخدام متسعات الاقراان والامراري يعني ان r_C قد تختلف عن R_C وان r_E قد تختلف عن R_E .

لاضافة خط الحمل المتناوب الى منحنيات الخواص: نحتاج مرة أخرى لايجاد نقطتي نهاية :- الاولى تمثل اقصى قيمة لفولتية المجمع - باعث $V_{CE(max)}$ والثانية تمثل اقصى قيمة لتيار المجمع $i_{c(max)}$. على أية حال ، عندما تسوق اشارة ما مكبرا فانها تسبب تغيرات في تيار وفولتية المجمع بحيث ان التيار الكلي للمجمع يصبح مساويا - انظر المعادلة (3) - لـ

$$i_c = I_c + i_c$$

حيث يمثل I_c مركبة التيار المستمر الناتج عن وجود مصدر الفولتية المستمرة ويمثل i_c مركبة التيار المتناوب الناتج عن تسليط الفولتية المتناوبة عند مدخل دائرة مكبر الترانزستور .

الآن وعلى فرض ان I_c عند نقطة التشغيل - Q هو I_{CQ} فان i_c - انظر الدائرة المكافئة المتناوبة - يكون مساويا لـ $\frac{V_{CEQ}}{r_c}$ ، حيث ان V_{CEQ} هي الفولتية المستمرة عن النقطة - Q . لذا فان

$$i_{c(max)} = I_{CQ} + \frac{V_{CEQ}}{r_c} \quad \dots (9)$$

أو بصورة عامة

$$i_{c(max)} = I_{CQ} + \frac{V_{CEQ}}{r_c + r_e} \quad \dots (10)$$

نلاحظ ان المعادلة (10) تقود الى المعادلة (9) اذا كانت $r_e = 0$ صفرًا .

كذلك فان الفولتية الكلية للمجمع V_{CE} - في حالة تسليط اشارة ادخال متناوبة - تكون مساوية لـ $V_{CE} = V_{CE} + v_{ce}$ حيث تمثل V_{CE} فولتية المجمع - باعث المستمرة v_{ce} فولتية المجمع - باعث المتناوبة . عند النقطة - Q تكون V_{CE} مساوية لـ V_{CEQ} اما v_{ce} فتكون مساوية لـ

$$V_{CE} = I_{CQ} r_c$$

أو ان

$$V_{CE(max)} = V_{CEQ} + I_{CQ} r_c \quad \dots (11)$$

او بصورة عامة تكون

$$V_{CE(max)} = V_{CEQ} + I_{CQ}(\tau_c + \tau_E) \quad \dots (12)$$

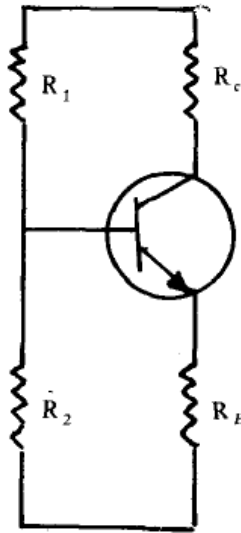
مرة أخرى تقود المعادلة (12) الى المعادلة (11) في حالة كون $\tau_E = 0$ صفرًا .

مثال :-

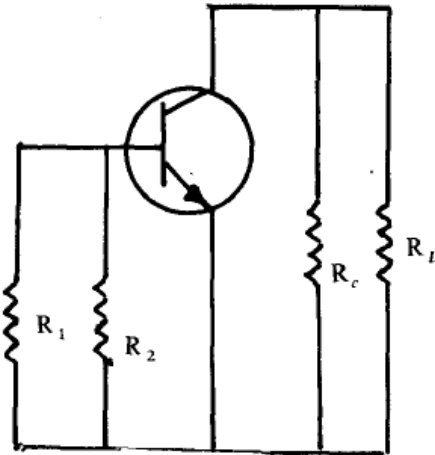
- في الدائرة المبينة في الشكل (V) اذا كانت $R_1 = 10$ كيلو اوم و $R_2 = 5$ كيلو اوم و $R_C = 1$ كيلو اوم و $R_E = 2$ كيلو اوم و $R_L = 1$ كيلو اوم . فأرسم
- خط الحمل الـ d.c .
 - جد نقطة الشغل - Q . افترض ان $V_{BE} = 0.7$ فولت .
 - خط الحمل الـ a.c .

الحل :-

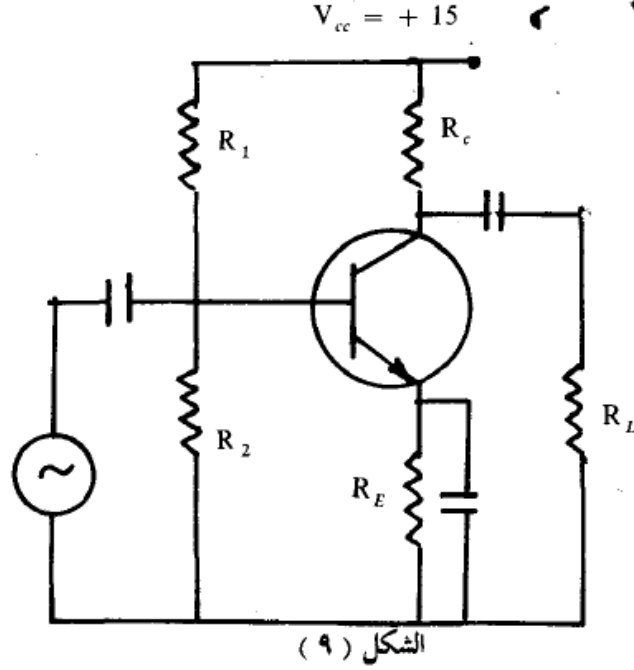
لايجاد خط الحمل المستمر يلزمنا رسم الدائرة المكافئة المستمرة - الشكل (A) . في هذا الشكل نجد ان $I_{C(max)}$ ستكون مساوية لـ



الشكل (A)



الشكل (V)



$$I_{c(max)} = \frac{V_{CC}}{R_C + R_E} = \frac{15}{(1 + 2) K\Omega} = 5 \text{ mA}$$

كذلك فإن أقصى قيمة تصلها V_{CE} هي

$$V_{CE} = V_{CC} = 15 \text{ V}$$

وبهذا يتم رسم خط الحمل بين النقطتين (0,5) و (15,0) - انظر الشكل (١٠) .

ب - نقطة الشغل - Q :- يتم تعيين نقطة الشغل - Q على خط الحمل اما عن طريق ايجاد قيمة I_B المار في الدائرة ومن ثم نقطة تقاطع I_B هذا مع خط الحمل او عن طريق ايجاد I_{CQ} و V_{CEQ} وستأخذ هنا بالثانية .
لدينا - انظر الشكل (٧) - أن

$$V_2 = V_{BE} + I_E R_E$$

او ان

$$I_E = \frac{V_2 - V_{BE}}{R_2}$$

$$V_2 = \frac{V_{CC} R_2}{R_1 + R_2} = \frac{18 \times 5K\Omega}{(5 + 10) K\Omega} = 5V$$

وعليه فإن

$$I_E = \frac{5 - 0.7}{2K\Omega} = 2.15 \text{ mA}$$

ذكرنا أن $I_C \approx I_E$ وعليه فإن

$$I_{CQ} = I_C = 2.15 \text{ mA}$$

من المعادلة

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

نجد ان

$$V_{CEQ} = V_{CE} = 15 - 2.15 \text{ mA} (1 + 2) K\Omega = 8.55 \text{ V}$$

وبهذا فان احداثيات نقطة التشغيل - Q هي (2.15 و 8.55) - انظر الشكل (10) .

ج- لايجاد خط الحمل المتناوب يلزمنا ايجاد الدائرة المكافئة المتناوبة - الشكل (9) .

في هذه الدائرة نجد ان $r_E = 0$ صفراً وان r_c تكون مساوية لـ

$$r_c = R_c \parallel R_L = \frac{1 \times 1}{1 + 1} = 0.5 K\Omega$$

وباستخدام المعادلتين (11 و 10) نجد أن

$$i_{C(\max)} = 2.15 + \frac{8.55}{0.5} = 19.25 \text{ mA}$$

و

$$v_{CE} = 8.55 + 2.15 \text{ mA} \times 0.5 K\Omega = 9.62 \text{ V}$$

وبهذا يتم رسم خط الحمل المتناوب بين النقطتين (0 و 19.25) و (0 و 9.62) - انظر

الشكل (10) .

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

- المحاضرة السابعة -

ترانزستورات تأثير المجال Field – Effect Transistors

يعتبر ترانزستور تأثير المجال العمود الفقري لدوائر المتكاملة وهو يفضل على الترانزستور الثنائي القطبية BJT في عدة نواح منها :

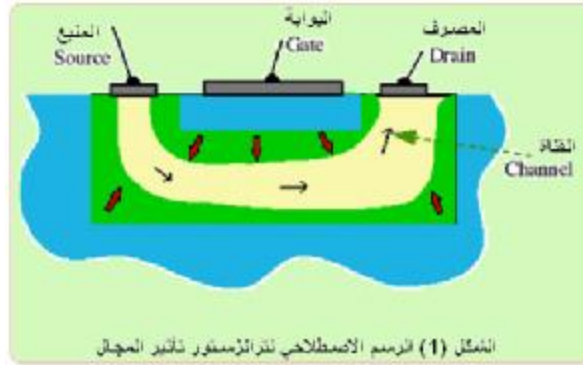
1. سهولة تصنيعه وكذلك صغر المساحة التي يحتلها لذا فإنه أكثر استعمالاً وملائمة في الدوائر المتكاملة I.C. وكذلك أطول عمراً واكبر كفاءة من الترانزستور الثنائي القطبية.
2. يمتلك ممانعة إدخال عالية جداً (عادة ما تكون أكبر من 100 ميكا اوم) مقارنة مع ممانعة الإدخال الصغيرة للترانزستور الثنائي القطبية وذلك لأن دائرة الإدخال لهذا الترانزستور تكون ضعيفة بسبب كونه منحاز أمامياً.
3. يكون أقل عرضة للتأثيرات الحرارية.
4. يكون أقل توليداً للضوضاء (ويقصد بالضوضاء بالتغيرات الكهربائية التي تسببها حركة الإلكترونات) التي تظهر على شكل إشارات غير مرغوب فيها عادة مع موجة الإخراج التركيب الشبكية الموصل.
5. يمكن استعماله عند الترددات العالية وذلك لأن حركة الحاملات في القناة لا تتم عن طريق الانتشار بل في مجل معجل وحيث أن تردد القطع لا يتحدد عملياً بزم من مرور الحاملات في القناة بل بسعة الملتقى P-N لذا فإن ترانزستور تأثير المجال يفصل على ترانزستور ثنائي القطبية كثيراً في هذا الخصوص.

إن أساس عمل الترانزستور تأثير المجال هو التحكم في قيمة التيار الخارج بواسطة التأثير الذي يحدثه المجال الكهربائي الناتج عن تسليط جهد على مسار هذا التيار، ومن هذا جاءت التسمية ترانزستور تأثير المجال ويسمى أيضاً بالترانزستور الأحادي القطبية وذلك لأن التيار الناتج يعتمد على حركة نوع واحد من الحاملات الشحنة أما الإلكترونات أو الفجوات وذلك حسب نوع القناة المستعملة في الترانزستور . وهناك نوعين رئيسيين من ترانزستور تأثير المجال هما :

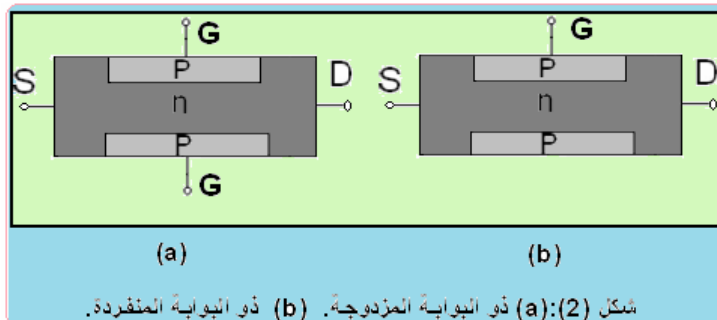
1. ترانزستور المجال ألوصلي Junction Field – Effect Transistor أو اختصاراً JFET.
2. ترانزستور تأثير المجال ذو القاعدة المعزولة Insulated- Gate Effect Transistor أو اختصاراً IGFET. ويسمى أيضاً بالترانزستور ذي الأوكسيد المعدني Metal –Oxide Semiconductor Transistor أو اختصاراً MOSFET ويعمل كلا النوعين على نفس الأساس وهو التحكم بالتيار بواسطة مجال كهربائي إلا أن لهما بعض الخواص المختلفة .

ترانزستور المجال ألوصلي (JFET) :

المكونات: يبين الشكل (1) الرسم الاصطلاحي لترانزستور تأثير المجال هو عبارة عن لوح من شبه موصل أم سالب N وإما موجب P (غالباً ما يكون اللوح من السيلكون) إلا في حالات الاستعمال الخاصة في الترددات العالية مثلاً فيكون من الكالسيوم أرسينيد CaAs) ويسمى بالقناة channel وتسمى النهاية السفلى من القناة بالمنبع Source أما النهاية العليا من القناة فتدعى بالمصرف drain ويلاحظ من الشكل الموجود وصلتين من شبه موصل مخالف لمادة اللوح وعلى وجهتي القناة تدعى كل من هاتين الوصلتين بالبوابة gate .



عندما يربط طرف خارج منفصل لكل بوابة يدعى المكون باسم ترانزستور المجال ألوصلي ذي البوابة المزدوجة dual-gate كما في شكل (2a) . أما إذا ربطت البوابتان داخلياً يمتلك الترانزستور طرف البوابة خارجياً واحداً فإن الترانزستور



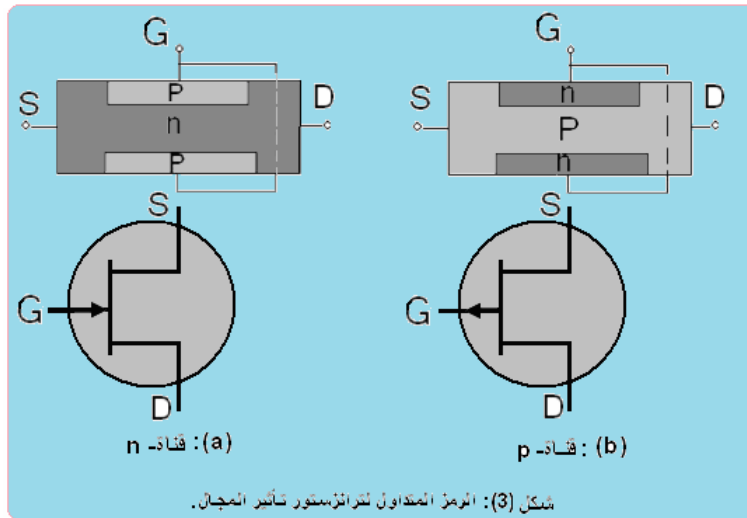
سيدعى بذي البوابة المنفردة Single-gate كما في شكل (2b) وعليه فان ترانزستور تأثير المجال يحوي على ثلاثة أطراف وهي :

١- **المنبع (S) Source**: وهو الطرف الذي تدخل من خلاله حاملات التيار الأغلبية (الالكترونات أو الفجوات) ويعرف التيار الداخل إليه أو الخارج منه بتيار المصرف ويرمز له بـ I_D هذا وينظر **S** في ترانزستور تأثيرا المجال الباعث **E** في الترانزستور الثنائي القطبية .

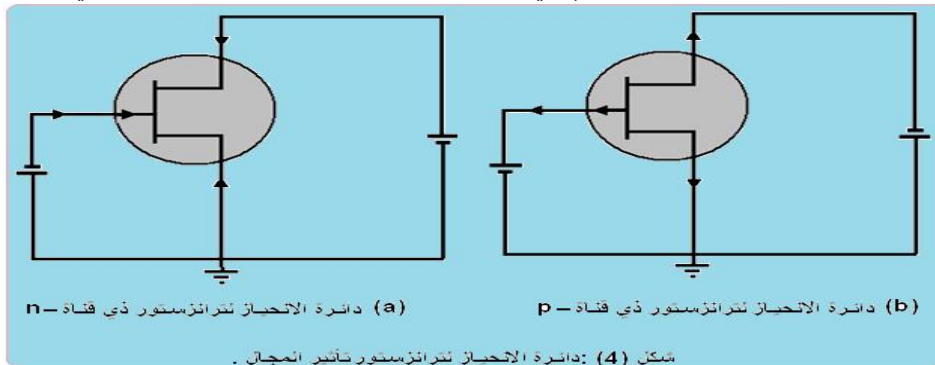
٢- **المصرف (D) Drain**: وهو الطرف الذي تخرج منه حاملات التيار الأغلبية مولدة تيار يعرف بتيار المصرف I_D في الترانزستور الاعتيادي مما يناظر المصرف الجامع **C** في الترانزستور ثنائي القطبية

٣- **البوابة (G) Gate**: تكون البوابة من مادة معاكسة لنوع مادة المنبع والمصرف وتركب على وجهي القناة بطريقة السبك أو الانتشار ويكون منسوب التطعيم في القناة اكبر منه في القناة، وينظر **G** طرف البوابة في ترانزستور تأثيرا المجال طرف القاعدة **B** في الترانزستور الاعتيادي.

يدعى ترانزستور تأثير المجال إذا كانت مادة اللوح (القناة التابعة له) من شبه الموصل سالب ، بترانزستور تأثير المجال ذي القناة - n ويرمز له بالشكل (3a)، وتكون حاملات الشحنة في هذه الحالة الالكترونات. أما إذا كانت مادة اللوح من شبه الموصل موجب فان حاملات الشحنة ستكون هذه المرة هي الفجوات ويدعى ترانزستور بترانزستور تأثير المجال ذي القناة - p ويرمز له بالشكل (3b). يلاحظ في الشكل (3) أن السهم في كلا النوعين يكون عموديا على مركز القناة، وذلك لإمكانية استبدال المنبع مع المصرف في العديد من ترانزستورات المجال أوصلي بحيث يمكن استعمال أي نهاية كمنبع واستعمال الأخرى كمصرف، وهذا ما لا يصح عمله في الترانزستور الثنائي القطبية حيث يكون الجامع اكبر حجما واقل تطعيما من الباعث، ويشير اتجاه السهم إلى اتجاه التيار الذي يسري في دائرة البوابة عندما تكون منحازة أماميا.

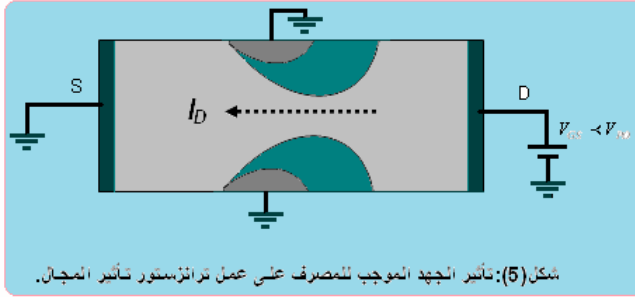


طريقة ربط ترانزستور المجال أوصلي: خلافا لما عليه الحال في الترانزستور الثنائي القطبية-من حيث أن التيار يسري عبر وصلة ال pn- فان سريان التيار في ترانزستور المجال أوصلي يتم من خلال القناة، ويبين الشكل (4a) مبدأ توصيل ترانزستور المجال أوصلي ذي القناة -n في الدوائر الالكترونية، بينما يشير الشكل (4b) إلى كيفية ربط ترانزستور المجال أوصلي ذي القناة -p. من الشكل (4) يلاحظ أن الجهد بين البوابة والمنبع V_{GS} قد اختير (في كلا الحالتين) بحيث تكون البوابة منحازة عكسيا وبذلك فان تيارا صغيرا سوف يسري في طرف البوابة بحيث تكون قيمته كتقريب أولي مساوية للمصرف.

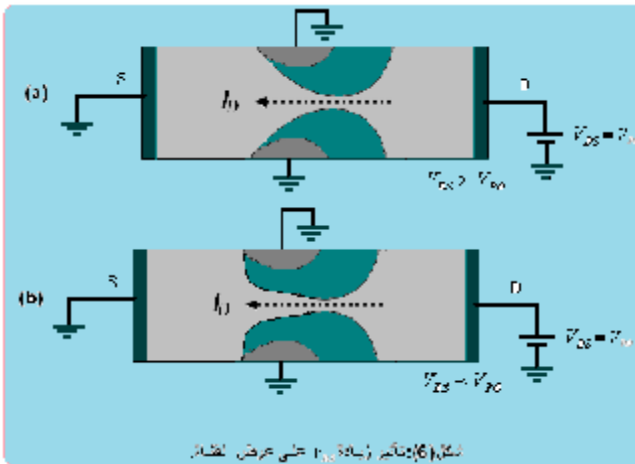


ما جاء أعلاه يتبين لنا أن الفرق الرئيس بين ترانزستور المجال ألوصلي و الترانزستور الثنائي القطبية هو أن البوابة تكون منحازة عكسيا في الأول بينما تكون في الثاني منحازة أماميا. هذا الفرق الحاسم بين الاثنین يشير إلى أن ترانزستور المجال ألوصلی يعمل كجهاز منضبط بالجهد، حيث يسيطر جهد الإدخال وحده على تيار الإخراج الذي يختلف عن و الترانزستور الثنائي القطبية حيث إن هذا الأخير يعد جهازا منضبط بالتيار ذلك لان تيار الإدخال يتحكم بتيار الإخراج. كذلك يمكن تلخيص الفرق بين الترانزستورين بدلالة ممانعة الإدخال ذلك كون إن تيار البوابة ترانزستور المجال ألوصلی صغيرا جدا، يعني أن مقاومة الإدخال لهذا الترانزستور تقترب من ما لا نهاية وهي تساوي عدة ميكا اوم معتمدة على JFET. لذا يفضل ال JFET في التطبيقات التي نحتاج فيها إلى مقاومة إدخال عالية. إن الثمن الذي ندفعه مقابل مقاومة الإدخال العالية هذه هو سيطرة اقل على تيار الإخراج أو بعبارة أخرى يكون ال JFET اقل حساسية للتغيرات في جهد الإدخال من ترانزستور الثنائي القطبية. كذلك يلاحظ من الشكل (4) إن الجهد بين المصرف والمصرف V_{DS} قد اختير بحيث إن حركة حاملات الشحنة (الالكترونات والفجوات) تكون باتجاه المصرف.

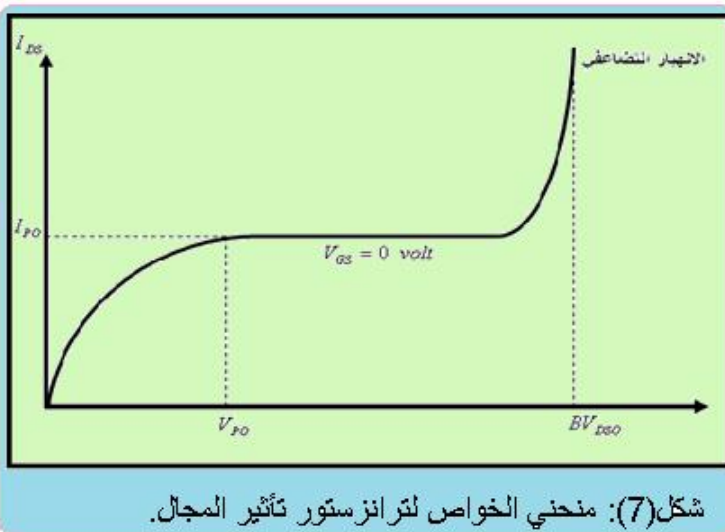
مبدأ عمل ترانزستور المجال ألوصلی:



لفهم عمل ترانزستور المجال ألوصلی سنأخذ ترانزستور بقناة من نوع n ونفترض كذلك إن المنبع والبوابتين عند الجهد الصفري ثم نحاول دراسة التأثير الذي يحدثه تسليط جهد موجب صغير على المصرف انظر شكل (5). إن وجود مثل هذا الجهد الموجب بين المصرف والمنبع سوف يؤدي إلى سريان الالكترونات من المنبع إلى المصرف (بينما يسري التيار من المصرف إلى المنبع) وان قيمة هذا التيار تعتمد في البداية على الأقل تعتمد على قيمة مقاومة القناة (هذه الأخيرة هي دالة لمنسوب التطعيم في القناة وكذلك عرضها وطولها وسمكها). من جهة أخرى فإن تسليط جهد موجب على المصرف سيؤدي كذلك إلى إحداث جهد انحياز سالب على وصلة ال PN الذي يكونها كل من المصرف أو المنبع (أي جسم القناة) مع البوابة. وبذلك فإن تيار صغيرا سيسري في دائرة البوابة.



مما تقدم يتضح لنا أن زيادة جهد المصرف V_{DS} سوف يؤدي إلى زيادة جهد القناة العكسي وبالتالي إلى زيادة مساحة منطقة الاستنزاف (الموجودة عادة في وصلة ال PN) حول البوابة نتيجة لاندفاع الالكترونات نحو الطرف الموجب من مصدر الجهد والفجوات نحو الطرف السالب منه مؤديا بذلك إلى إحداث منطقة خالية من الشحنات الحرة حول البوابة وكلما زاد اتساع منطقة الاستنزاف انظر شكل (6).

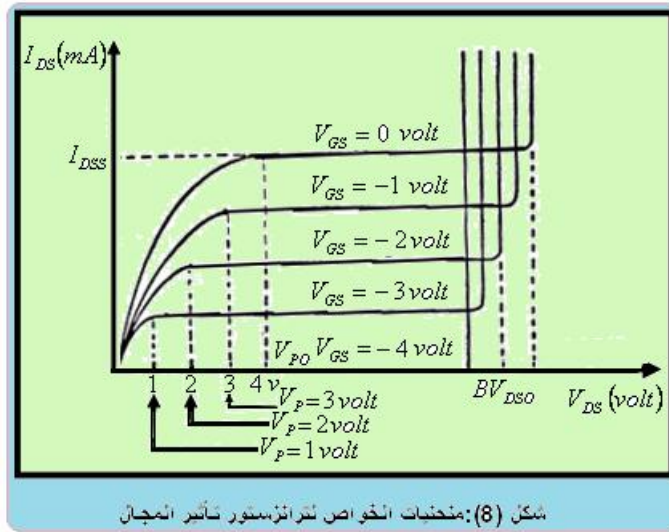


هذه النتيجة تنطبق ع بشكل مباشر على ترانزستور المجال ألوصلی، ويلاحظ في الشكل (6) تأثير زيادة V_{DS} على عرض منطقة الاستنزاف. إن زيادة عرض منطقة الاستنزاف سيعمل على تقليل عرض القناة التي يمر خلالها التيار من المنبع إلى المصرف وبذلك تكبر المقاومة التي يجب على التيار أن يواجهها عند ضرورة فيها وبالتالي فإنه من المتوقع أن يقل التيار I_D ، من جهة أخرى فإن زيادة V_{DS} يفرض الزيادة في قيمة I_D ، وهكذا وبسبب تأثير فعلين يعملان بشكل مصاد لأحدهما للأخر، نتيجة زيادة V_{DS} فإن التيار I_D يبقى ثابتا تقريبا انظر شكل (7).

من الجدير بالملاحظة في شكل (7) أن التيار I_D يثبت بعدما يصل الجهد V_{DS} إلى قيمة معينة تعرف بجهد الضيق-Punch-Off Voltage ويرمز لها عادة بـ V_p ويعرف بأنه جهد المصرف الذي يكون تيار المصرف بعده ثابتا تقريبا ، وعندما يساوي جهد المصرف V_{DS} جهد الضيق جهد V_p تصبح القناة ضيقة وتوشك طبقتا الاستنزاف على التلامس انظر شكل (6b). ومن الجدير بالذكر انه لا يمكن لعملية تضيق القناة أن تصل إلى حد غلق القناة لأن فرق الجهد الذي أدى إلى حدوث هذه الظاهرة سينعدم . كما يلاحظ من شكل (6) أن عرض طبقة الاستنزاف ليس متجانسا ، حيث إنها تكون عريضة من جهة المصرف وضيقة نوعا ما من جهة المنبع والسبب في ذلك إن جهد المصرف هو موجب بينما يكون المنبع عند الجهد الصفرى وبالتالي فإن ثنائي المصرف - البوابة يكون منحازا عكسيا بصورة اكبر مما هو عليه الثنائي المنبع - البوابة. لا بد أخيرا من القول إن لكل FET جهد الضيق V_p الخاص به كما هو الحال مع β بالنسبة للترانزستور الاعتيادي.

منحنيات الخواص للترانزستور المجال أوصلي:

وتدعى أيضا بمنحنيات الإخراج وذلك لأنها تمثل العلاقة بين تيار الإخراج I_D مع جهد الإخراج V_{DS} عند قيم مختلفة لكنها ثابتة لجهد الإدخال (البوابة) V_{GS} ويبين الشكل (8) مجموعة من هذه المنحنيات.



عند النظر إلى الشكل (8) يمكن ملاحظة النقاط التالية:

أولاً: وجود ثلاث مناطق متميزة وهي:

أ- **المنطقة الأومية Ohmic Region:** وتسمى أيضا بالمنطقة الخطية وذلك لأن مقاومة الترانزستور

(القناة) تكون ثابتة في هذه المنطقة ومن ثم فإن تيار التوصيل I_D يزداد بزيادة الجهد V_{DS} عند

ثبوت جهد البوابة V_{GS} في هذه المنطقة لا تستطيع منطقة الاستنزاف اختراق القناة بشكل كاف للتأثير على

مقاومة القناة بشكل فاعل. مما يشير إلى تأثير V_{DS} يكون أقل فاعلية من V_{GS} .

ب- **منطقة الضيق Pinch-Off Region:** وتسمى أيضا بالمنطقة الفعالة Active Region ويكون التيار I_D في

هذه المنطقة غير حساس بالنسبة للتغير في V_{DS} . ويلاحظ في هذه المنطقة وجود حالتين متميزتين هما:

١- **حالة قصر البوابة:** في هذه الحالة تكون ($V_{GS} = 0 \text{ volt}$) وبهذا فإن التيار I_D يكون مقاسا تحت شرط قصر البوابة

ويمكن ثم فإن قيمته تمثل أقصى قيمة لتيار المصرف ويرمز لها بالرمز (I_{DSS}).

٢- **حالة القطع:** وهي الحالة التي يكون فيها I_D مساويا للصفر أي عندما تتلامس طبقتا الاستنزاف بفعل من تسليط

الجهد المعاكس V_{GS} . إن قيمة V_{GS} التي تولد حالة القطع يرمز لها بالرمز ($V_{GS(off)}$) تساوي دائما نفس قيمة ومقدار

جهد الضيق أي أن:

$$|V_{GS(off)}| = |V_p| \quad (1)$$

هذه العلاقة الصحيحة لجميع ترانزستورات تأثير المجال وفي استمارة المواصفات تعطى قيمة واحدة ل V_p أو تعطى قيمة $(V_{GS(OFF)})$.

ج-منطقة الانهيار التضاعفي **Avalanche Breakdown Region**:

ويلاحظ في هذه المنطقة أن التيار I_{DS} يزداد بشكل كبير لأي زيادة طفيفة في V_{DS} ، شأنه شأن تيار الانهيار في الترانزستور الاعتيادي. ويسمى الجهد الذي يحدث عنده الانهيار (حدوث انكسار في منحنيات الخواص) بجهد الانهيار التضاعفي ويرمز له بالرمز (BV_{DS}) ، ويلاحظ أن قيمة هذا الجهد تقل (أي يظهر عند قيم أقل ل V_{DS}) عند ازدياد V_{GS} ، ولكن في الاتجاه السالب مما يشير إلى وجود علاقة بينهما وتكون من نوع:

$$BV_{DS} = BV_{DSO} + V_{GS} \dots\dots\dots (2)$$

حيث تمثل BV_{DSO} جهد الانهيار في حالة قصر البوابة.

ثانياً : يلاحظ على هذه المنحنيات أن قيمة V_p تقل هي الأخرى مع الزيادة السالبة ل V_{GS} ، مما يشير أيضاً إلى وجود علاقة بينهما من نفس العلاقة (2) أي ان:

$$V_p = V_{PO} + V_{GS} \dots\dots\dots (3)$$

حيث تمثل V_{PO} جهد الضيق في حالة قصر البوابة.

ثالثاً : تظهر المنحنيات مزدحمة مع بعضها (قريبة من بعضها الآخر) عندما تقترب V_{GS} من قيمة V_p ولكنها تتباعد عندما تقترب V_{GS} من الصفر مما يشير إلى أن التيار I_D دالة خطية ل V_{GS} عند ثبوت V_{DS} . وفي معظم ترانزستورات تأثير المجال يكون تغير I_D مع V_{GS} (قريباً من منطقة القطع) قطع مكافئ) انظر شكل (9).

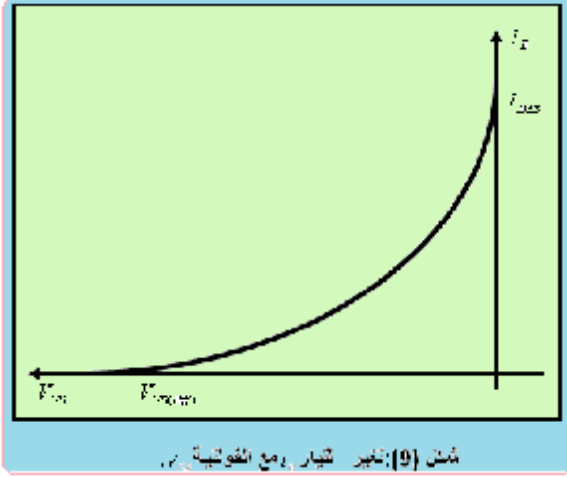
بحيث إن :

$$I_D \propto (V_p + V_{GS})^2 \dots\dots\dots (4)$$

أو أن

$$I_D = I_{DSS} \left(1 + \frac{V_{GS}}{V_p}\right)^2 \dots\dots\dots (5)$$

حيث أن هذه المعادلة تشير إلى أن $I_D = 0$ عندما تكون $V_p = V_{GS}$ ، وان I_D يكون مساوياً ل I_{DSS} عندما يكون $V_{GS} = 0$ وهذا ما وجدناه فعلاً وعليه فإن المعادلة (5) تسمى بمعادلة تيار المصرف.



كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

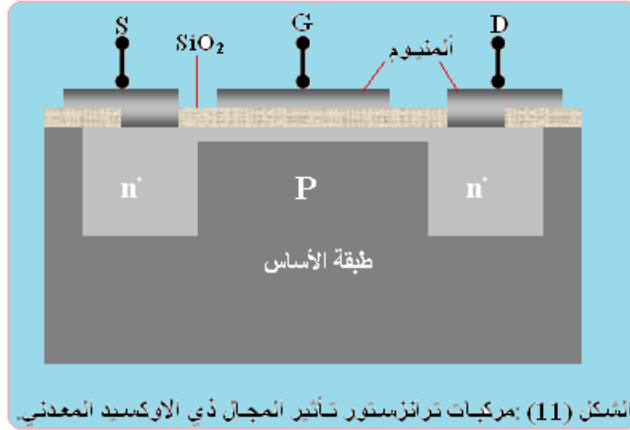
- المحاضرة الثامنة -

ترانزستور تأثير المجال ذو الاوكسيد المعدني MOSFET :

يبين الشكل (11) تركيب ترانزستور تأثير المجال ذو الاوكسيد المعدني ويتضح منه إن أساس الجهاز عبارة عن لوح سيلكون من النوع الموجب P يدعى بطبقة الأساس حيث يتم ترسيب بقية أجزاء الترانزستور على هذه الطبقة ومن جاءت التسمية بطبقة الأساس يكون منسوب في المنطقتين السالبتين التي يتم نشرهما على هذه الطبقة بتركيز عال من الالكترونات وقد رمز لهما

بالرمز $(n+)$ وتقوم هاتان المنطقتان مقام المنبع والمصرف وتكون المسافة التي تفصلهما في صدور مايكرون، كذلك يتم نشر طبقة سالبة ذات منسوب تطعيم واطئ n بين المنبع والمصرف تعرف بالقناة وتكون ذات توصيلة الكترونية أما على سطح القناة فتوجد طبقة عازلة من ثنائي اوكسيد السيلكون (SiO_2) يكون سمكها في حدود عشرة مايكرون . أما البوابة فتوجد فوق هذه الطبقة العازلة وتكون على هيئة غشاء معدني رقيق (الألمنيوم عادة) بعدها يتم قطع عازل وعمل التوصيل المعدني الخاص بالمنبع والمصرف مما جاء أعلاه أن MOSFET يختلف عن آل JFER في جملة أمور منها:

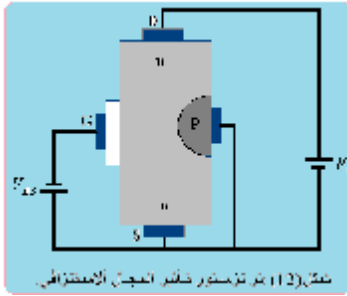
أ- أن الترانزستور يملك بالاضافة إلى المنبع والمصرف والقناة والبوابة طبقة لا توجد في ترانزستور JFET تسمى طبقة الأساس (المنطقة P في الشكل(11)).



ب- إن تركيبية البوابة في MOSFET غير ما هو عليه JFER حيث إنها تتكون من طبقة من اوكسيد عازل وغشاء معدني يتم ترسيبه فوق هذا العازل وبهذا ستكون البوابة معزولة عن القناة ومن هنا جاءت التسمية بترانزستور تأثير عازله بين البوابة والقناة وبسبب عدم وجود وصلة إل (PN) فإنه لا يوجد قيود على قطبية جهد البوابة حيث انه يمكن تسليط جهد موجب على بوابة ترانزستور MOSFET مع بقاء تيار البوابة صفراً .

ج- نظراً لكون البوابة معزولة في ترانزستور MOSFET لذا فإنه يمتلك ممانعة إدخال عالية جدا في حدود 10^{14} اوم مقارنة مع 10^{10} اوم للترانزستور FET كما انه يمتاز بسهولة تصنيعه وصغر المساحة التي يحتلها وكذلك عدم تأثره بالمؤثرات الخارجية لكونه معزولاً . إن لترانزستور MOSFET نوعين من حيث أسلوب العمل هما :

أولاً: النوع الاستنزافي - ألتعزيمي Enhancement - Depletion FET : كما هو الحال بالنسبة لترانزستور المجال

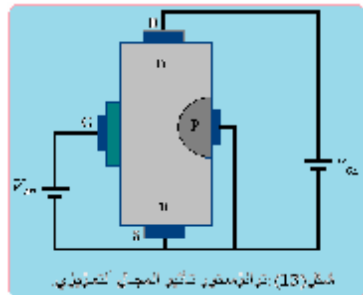


أولوي فان جهد البوابة يسيطر على مقاومة القناة ولكن بما أن البوابة معزولة عن القناة -n فإنه يكون بالإمكان تسليط جهد موجب أو سالب على البوابة . وكما أسلفنا فإنه لا يوجد هنا ثنائي البوابة كما هو الحال في FET وإنما تعمل البوابة مع الاوكسيد المعدني والقناة على إحداث متسعة صغير يكون احد لوحها البوابة وتكون القناة لوحها الآخر بينما يقوم الاوكسيد المعدني مقام الوسط العازل . ومن النظريات الأساسية تعلم بان الشحنات على لوح متسعة تحت شحنات معاكسة على اللوح الآخر لذا فان جهد موجبا على البوابة يعني وجود شحنات سالبة على هذه القناة كما في الشكل (12) ، هذه الشحنات تنافر الكترولونات حزمة التوصيل في القناة (n) تاركة ايونات موجبة في هذه القناة تعمل على اقتناص بعض من الكترولونات القناة، وحيث أن عملية الحث للايونات الموجبة والقنص للكترولونات مستمرة لذا فإننا قد اخلبنا

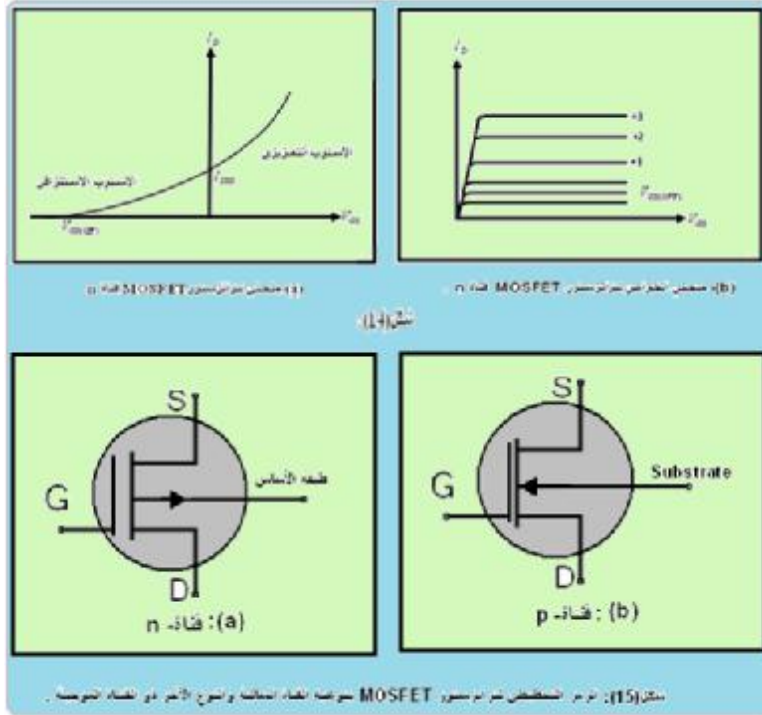
بعضاً من الكترولونات حزمة التوصيل للقناة (n) ومع وجود جهد البوابة سالب بشكل كاف تستطيع قطع تيار بين المنبع والمصرف

لذا فان أداء الترانزستور MOSFET مع جهد بوابة سالب يكون شبيها لأداء (JFET)، لان الأداء بجهد البوابة سالب يعتمد على استنزاف الكترولونات حزمة التوصيل من القناة يسمى الأداء مع البوابة سالبة بالأسلوب الاستنزافي Depletion Mode . من جهة أخرى إذا ما سلط جهد موجب على البوابة فان الشحنات الموجبة تحت هذه المرة شحنات سالبة في القناة - n كما في الشكل(13). ولان هذه الكترولونات تضاف إلى الكترولونات الموجودة أصلاً فان العدد الكلي الكترولونات حزمة التوصيل يزداد في القناة بعبارة أخرى فان جهداً موجباً يزداد بصورة أكبر كان التوصيل من المنبع إلى المصرف أعظم، ولهذا السبب فان أداء بوابة موجبة يسمى بالأسلوب ألتعزيمي Enhancement Mode

وبين الشكل(14) منحنيات الخواص لترانزستور MOSFET ذي قناة من نوع - n في حالتيه الاستنزافي و ألتعزيمي ويلاحظ أن هذه المنحنيات لا تختلف كثيراً عن منحنيات إل (JFET) من جهة أخرى يكون الرمز التخطيطي لترانزستور MOSFET بنوعيه القناة السالبة الشكل(15a) والنوع الآخر ذو



القناة الموجبة الشكل(15b) .



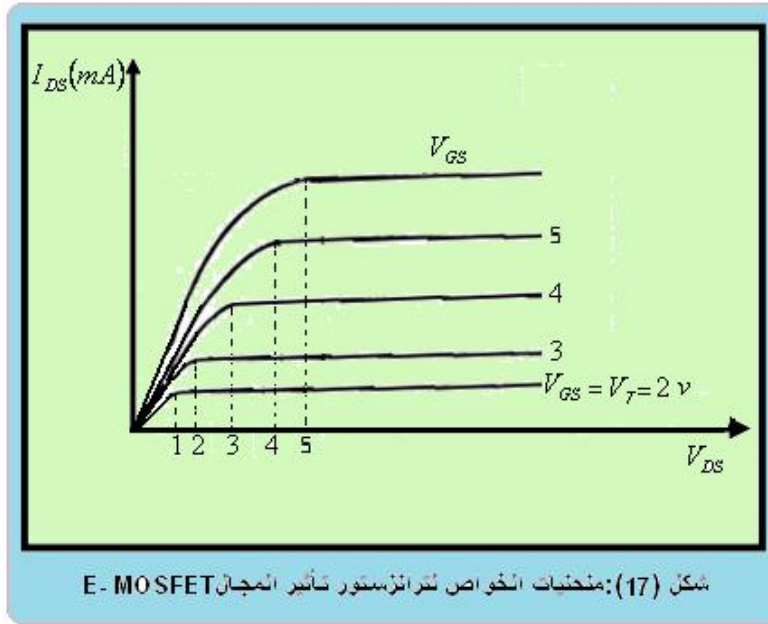
ثانياً:- النوع ألتعزيزي Enhancement FET

يبين الشكل (16) مبدأ تصنيع ترانزستور تأثير المجال ذي الاوكسيد المعدني - ألتعزيزي فقط E- MOSFET طبقة أساس موجبة (P) والاختلاف بين هذا التركيب والتركيب السابق هو أن طبقة الأساس تمتد حتى تصل إلى الاوكسيد وبذلك لم تعد هناك قناة (n) بين المنبع والمصرف، بما أن المنبع مفصول عن المصرف بطبقة الأساس (P) لذا فان تيار سيكون صغيرا جدا بسبب وجود وصلتي PN مربوطتين ظهرا لظهر (وصلة المنبع - طبقة الأساس - ووصلة المصرف - طبقة الأساس) وعليه فان ربط الجهاز V_{DS} لن يعمل على إحداث تيار بين منبع والمصرف، وبخلاف الحاملات الأقلية المنتجة حراريا وبعض التسرب

السطحي فان لهذا التيار يكون صفراً ولهذا السبب فان E- MOSFET يدعى أحيانا باسم ترانزستور تأثير المجال غير الموصل اعتياديا . على أية حال إن تسليط جهد موجب على البوابة مع المحافظة على الجهد V_{DS} ثابتاً عند قيمة معينة يعني تولد الشحنات موجبة على هذه البوابة تعمل على حث شحنات سالبة في طبقة الأساس، هذه الشحنات المحتثة هي ايونات سالبة ناتجة عن الالكترونات التكافئية المألثة للثقوب في طبقة الأساس، وعندما تكون البوابة موجبة بما فيه الكفاية تستطيع أن تكون طبقة رقيقة من الكترونات حزمة التوصيل التي تمتد على طول الطريق من المنبع إلى المصرف . وهكذا تزداد ايصالية المادة الموجبة وتتولد قناة سالبة (n) بين المنبع والمصرف تكون طريقا للتيار الساري بينهما وهكذا يتعزز التيار بتسليط جهد موجب على البوابة ولذلك يسمى هذا النوع من الترانزستور ألتعزيزي . إن أدنى جهد بين البوابة والمنبع تنشأ معه القناة (n) في طبقة الأساس الموجبة (P) يسمى بجهد العتبة Threshold - Voltage

ويرمز له بـ V_T وعندما تكون V_{DS} اقل من V_T يمر تيارين المنبع والمصرف، ولكن عندما تكون V_{GS} اكبر من V_T تصل القناة (n) المنبع بالمصرف ونحصل على التيار . هذا ولكل ترانزستور جهد العتبة الخاص به ويمكن أن تتغير من اقل من فولت واحد إلى أكثر من 5 فولت .

إن أساس عمل كل من E- MOSFET و JFET هو واحد ذلك إن أي زيادة في جهد المصرف فوق منطقة الضيق لن تؤدي إلى زيادة تيار المصرف وان الزيادة في هذا التيار تأتي فقط من الزيادة في الجهد البوابة . إن الفرق الرئيسي JFET بين E- MOSFET هو أن هذا الأخير لا يعمل إلا عندما تكون V_{GS} موجبة . ذلك لأن V_{GS} يجب أن تكون موجبة لنشوء القناة. وحيث أن التيار لا يسري إلا في حالة تولد القناة فان التيار لا يسري إلا في حالة كون V_{GS} اكبر من قيمة معينه $V_{GS(OFF)}$ في الشكل (17) نلاحظ مجموعة منحنيات الخواص من بينها المنحني $I_D = 0$ = صفر عندما يكون $V_{GS} = V_T = 2$ فولت لكل قيم V_{DS} وكذلك المنحنيات التي تمثل تغير I_D مع V_{DS} لعدد من قيم V_{GS} التي هي اكبر من V_T .

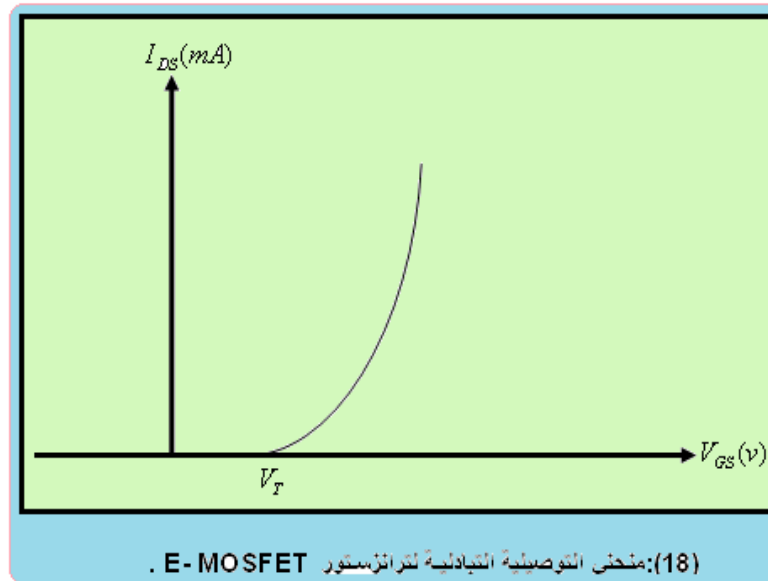


من جهة أخرى يبين الشكل (18) منحنى التوصيلية التبادلية الذي هو عبارة عن قطع مكافئ يقع رأسه عند V_T ولهذا لسبب فان معادلة التيار الخاص بهذا القطع المكافئ هي :

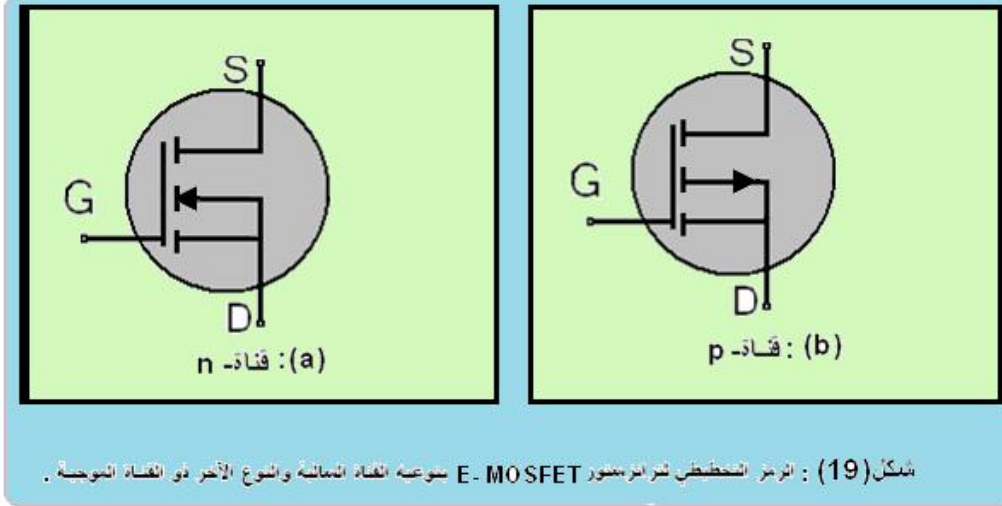
$$I_D = K.(V_{GS} - V_T)^2 \dots\dots\dots (16)$$

حيث يمثل K ثابت التناسب ويعتمد على نوع MOSFET ذلك أن $K = \frac{\mu \epsilon}{4t} \cdot \frac{W}{L}$

حيث μ : - حركية الحاملات في القناة، ϵ : - ثابت العازل للاوكسيد المعدني، t : - سمك العازل، W : - عرض القناة، L : - طول القناة. تكون وحدات K بالأمبير / فولت مربع وتقع قيمتها ما بين 10^{-3} إلى 10^{-2} وعليه فان إل FET حين يصمم ليعمل كمقاومة صغيرة يجب أن تكون $(\frac{W}{L})$ كبيرة ومن ثم K صغيرة والعكس صحيح.



ومن الجدير بالملاحظة انه اصطلح على أن يرمز للترانزستور E-MOSFET بالرمز المبين بالشكل (19) ويتضح منه أن البوابة مفصولة عن بقية جسم الترانزستور مشيراً بذلك إلى أن البوابة معزولة كهربائياً عن القناة كذلك يلاحظ أن السهم في الترانزستور ذي القناة من النوع n- يشير إلى الداخل بينما يشير السهم في الترانزستور ذي القناة من النوع P- إلى الخارج إن وجود خط المتقطع العمودي بين المصرف والمنبع يدل على أن الترانزستور يكون غير فعال في الحالة العادية)



كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

- المحاضرة التاسعة -

مقدمة Introduction:

معظم الأنظمة الرقمية مثل الحاسبات أجهزة معالجة البيانات أجهزة التحكم أجهزة القياس وأنظمة الاتصالات الرقمية ، تحتوي على مجموعة من الدوائر المنطقية التي تؤدي بعض العمليات الأساسية والتي يتكرر تنفيذها كثيراً وبسرعة كبيرة جداً ، وهذه العمليات الأساسية هي في الواقع مجموعة من العمليات المنطقية ، ولذلك تسمى الدوائر البسيطة التي تقوم بهذه العمليات بالدوائر أو البوابات المنطقية.

وتمثل البوابات المنطقية حجر الأساس لبناء أي دائرة منطقية ومن ثم أي نظام رقمي أو منطقي، وحيث إن كلمه منطق ترمز إلى عملية صنع القرار لذا فإن بوابة المنطق هي البوابة التي تعطي خرج فقط عندما تتحقق شروط معينة على مدخلات هذه البوابة.

وفي هذا الفصل سوف نتناول دراسة لأنواع المختلفة من البوابات المنطقية وسنبداً بالبوابات الأساسية وهي بوابة AND، بوابة OR، بوابة NOT أو العاكس (Inverter). ومن خلال التركيبات البسيطة لهذه البوابات الثلاث يمكننا الحصول على باقي أنواع البوابات الأخرى ، ثم نقوم بعد ذلك بدراسة كيفية تجميع هذه البوابات لتمثيل دوائر منطقية بسيطة.

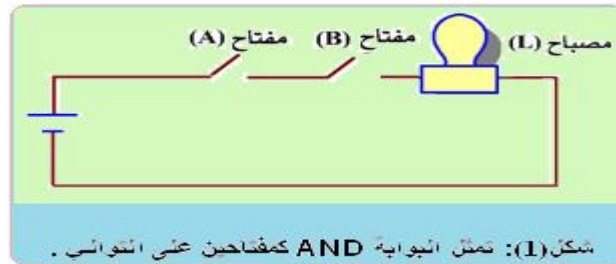
مستويات الإشارة المنطقية Logic Signal Levels:

قبل ألبداية بدراسة البوابات المنطقية يجب أولاً أخذ فكرة مبسطة عن المستويات التي تعمل عليها هذه البوابات، والمنطق الذي يتبع ذلك. وتعمل البوابات المنطقية على السماح

بمرور البيانات أو عدم مرورها ، وعند سماحها للبيانات بالمرور يمكن أن يقاس ذلك كجهد خرج لها وكذلك عند منعها ، أي أن لها مستويين من جهد الخرج، وبالطبع فإن جهد الخرج عند السماح بمرور البيانات يختلف عن جهد الخرج عند منع مرورها ، وهذان المستويان للخرج يناسبان تماما نظام الأعداد الثنائية ، وعلى ذلك إذا كان جهد الخرج عاليا (High) فإنه يقابل المستوى (1) الثنائي ، وإذا كان منخفضا (Low) فإنه يقابل المستوى (0) الثنائي، وتعبير آخر عندما يكون جهد الخرج يقابل المستوى (1) الثنائي فإنه يقال أن الخرج حقيقي (True) ، وعندما يكون جهد الخرج يقابل المستوى (0) الثنائي فيقال أن الخرج زائف (False). وهناك نوعان من المنطق، يسمى أحدهم بالمنطق الموجب (Positive Logic) ، والآخر بالمنطق السالب (Negative Logic) فإذا كان مستوى إشارة خرج البوابة الذي يقابل المستوى (1) الثنائي أكثر ايجابية من المستوى (0) الثنائي ، يقال أن البوابة تعمل على منطق موجب، أما إذا كان المستوى (0) الثنائي أكثر ايجابية من المستوى (1) الثنائي فيقال أن البوابة تعمل على منطق سالب.

بوابة (و) AND Gate:

تعتبر البوابة AND واحدة من البوابات الأساسية والتي تدخل في بناء معظم الدوال المنطقية (Logic Functions) والبوابة AND لها مدخلان أو أكثر ولها خرج واحد ، وتؤدي هذه البوابة ما يسمى بالضرب المنطقي (Logical Multiplication) ، ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوالي في دائرة كهربائية كما في الشكل (1) ، حيث المفتاحان A, B يمثلان اثنين من المتغيرات الثنائية (Two Binary Variables) وتكون قيمة أي متغير منهما تساوي (0) عندما يكون المفتاح مفتوح (Open) وتساوي (1) عندما يكون المفتاح مغلق (Closed) .



سوف نعتبر
يمثل المتغير

والممثل
المصباح "L"
الثنائي الثالث ويساوي (1) عندما يكون المصباح مضاء (ON) ويساوي (0) عندما يكون غير مضاء (OFF) وحيث إن هذه الدائرة لها مفتاحان، فإنه يوجد هناك أربعة احتمالات لوضعهم، وجدول (1) يوضح هذه الاحتمالات الأربعة وكذلك حالة المصباح (L) عند كل احتمال. ويبين الجدول أن المصباح (L) لا يضاء إلا عندما يكون كل من المفتاحين مغلق، ويطلق على هذا

جدول (1) : جدول الحقيقة للدائرة في الشكل (1) . جدول (2): جدول الحقيقة للبوابة AND بمدخلين A و B .

المدخلات		الخرج
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

A	B	L
مفتوح	مفتوح	غير مضاء
مفتوح	مغلق	غير مضاء
مغلق	مفتوح	غير مضاء
مغلق	مغلق	مضاء

الجدول اسم جدول الحقيقة (Truth Table).

وبيين الجدول (2) جدول الحقيقة للبوابة AND بمدخلين. ويظهر الدخلان كأرقام ثنائية (Bits) ، ويلاحظ أن الخرج يساوي (1) الثنائي فقط عندما يكون الدخلان A, B تساوي

(1) الثنائي ، وبالتالي فإنه لأي بوابة AND وبصرف النظر عن عدد المدخلات، يكون الخرج يساوي (1) فقط عندما تكون جميع المدخلات تساوي (1).

ويبين الشكل (2a) بوابة AND بطرفي إدخال اثنين فقط وباستخدام ثنائيين بلوريين، ويمكن تحليل عمل هذه الدائرة من خلال أربع حالات بعد الافتراض بان فولتية الإدخال تتحدد ب0 أو 1 فولت وكما يأتي:

الحالة الأولى: 0 و B تساوي 0، لنجد أن كلا الثنائيين ينحازان أماميا (أي أن الفولتية الظاهرة على الثنائي تساوي صفرا) فيجعلان فولتية الإخراج Y مساوية للصفر.

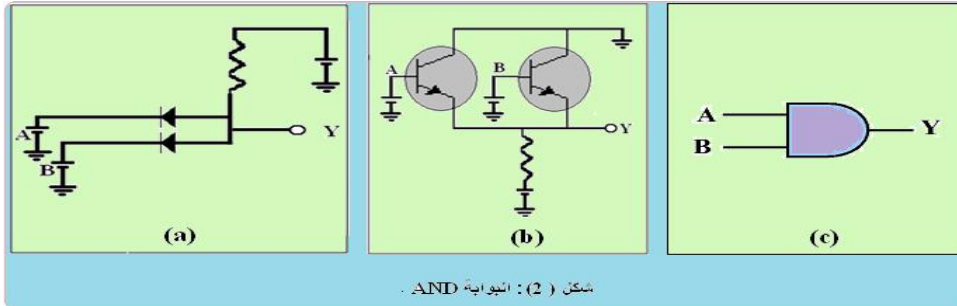
الحالة الثانية: A تساوي 0 و B تساوي 1، في هذه الحالة ينحاز الثنائي الأعلى أماميا مما يؤدي إلى بقاء فولتية الإخراج صفرا.

الحالة الثالثة: A تساوي 1 و B تساوي 0، في هذه الحالة ينحاز الثنائي الأسفل أماميا مما يؤدي إلى بقاء فولتية الإخراج صفرا.

الحالة الرابعة: A تساوي 1 و B تساوي 1، في هذه الحالة ينحاز الثنائيان عكسيا، فلا يمر التيار في المقاومة مما يقود بفولتية Y إلى أن تكون مساوية لفولتية المصدر (1 فولت). وجدول الحقائق (2) يبين الحالات بال 0 وال 1.

أما الشكل (2b) فيستخدم الترانزستور بديلا عن الثنائي للقيام بعمل بوابة AND، ويكون عمل هذه الدائرة كما يأتي: إذا كان أي من A و B مساويا ل 0 (أي 0 فولت) فإنها ستؤدي إلى إشباع الترانزستور المعني، ومن ثم تكون فولتية الإخراج Y مساوية للصفر. أما إذا كان كل من A و B يساوي 1 (ولنفرض ال 1 يقابل 10 فولت) فان ذلك يعني أن كلا الترانزستورين يكونان في حالة قطع وبالتالي تكون فولتية الإخراج Y مساوية لفولتية المصدر 10 فولت التي يقابلها 1 منطقيا.

يوضح الشكل (2c) الرمز المنطقي القياسي (Standard) للبوابة AND حيث يظهر الدخلان A.B والخرج Y ، ويسمى رمز البوابة AND بدخلين.



يمكن استنتج

تاج عدد التشكيلات - أو الاحتمالات للمدخلات الثنائية لأي بوابة عن طريق العلاقة:

$$N = 2^n \quad (1)$$

حيث: N عدد التشكيلات المحتملة
n عدد المدخلات للبوابة.

وللتوضيح نقول

- N = 2² = 4 لعدد مدخلان للبوابة يكون عدد التشكيلات
- N = 2³ = 8 لعدد ثلاثة مدخلات للبوابة يكون عدد التشكيلات
- N = 2⁴ = 16 لعدد أربعة مدخلات للبوابة يكون عدد التشكيلات

مثال (1):

استنتج جدول الحقيقة لبوابة AND لها ثلاث مدخلات .
ما عدد التشكيلات لبوابة AND لها خمس مدخلات ؟

الحل: يوجد ثمانى تشكيلات لبوابة AND ذات الثلاثة مدخلات . ويوضح جدول (3) جدول الحقيقة لهذه البوابة .

جدول (3): جدول الحقيقة للبوابة AND بثلاثة مدخلات .

المدخلات			الخروج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

* عدد التشكيلات يمكن حسابه من العلاقة السابقة كالآتي:

$$N = 2^n = 2^5 = 32$$

يعتبر الجبر البوليني (Boolean Algebra) صيغة للمنطق الرمزي والذي يبين كيف تعمل البوابات المنطقية ، والعبارة البولينية (Boolean Expression) هي طريقة مختصرة لإظهار ماذا في دائرة منطقية ما . والعبارة البولينية لبوابة AND ذات مدخلين هي :

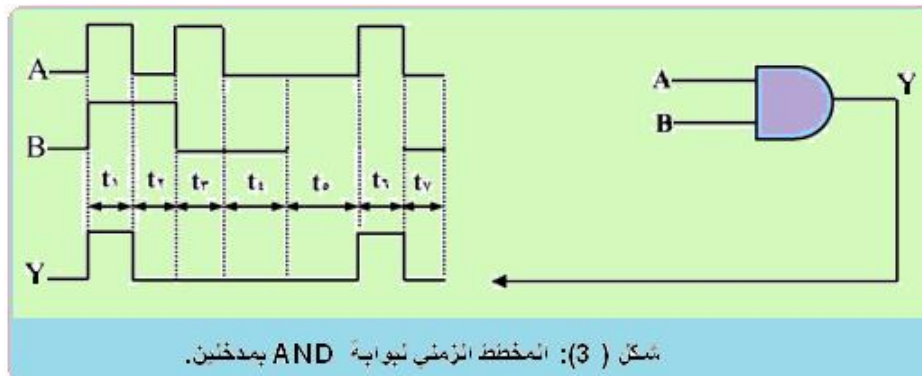
$$Y = A \cdot B \dots\dots\dots (2)$$

وتقرأ هذه العبارة كالتالي : الخرج Y يساوي A AND B (• تعني AND) ، وأحيانا تحذف النقطة من العبارة البولينية وتصبح:

$$Y = A B \dots\dots\dots (3)$$

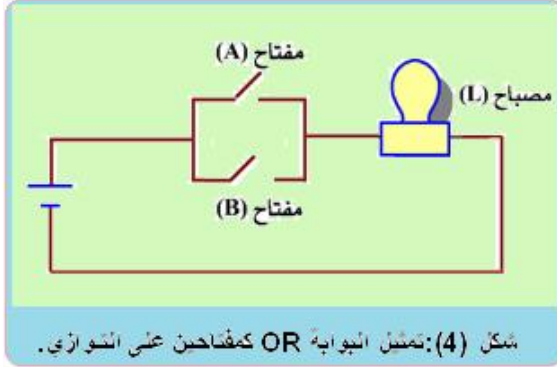
وتقرأ الخرج Y يساوي A AND B .

في معظم التطبيقات لا يكون دخل البوابة ثابت عند مستوى ثنائي معين ولكنه عبارة عن نبضات (Pulses) تتغير بين المستويين المرتفع (HIGH) والمنخفض (LOW). وسوف نرى الآن كيفية عمل بوابة AND مع مدخلات ذات نبضات متغيرة المستوى ، وبالنظر إلى المدخلات بالنسبة لبعضها البعض يمكن أن نحدد مستوى الخرج عند أي لحظة. وكمثال على ذلك ، في شكل (3) كلا من الدخلين A, B مرتفع أي يساوي (1) خلال الفترة الزمنية t_1 والذي يجعل الخرج Y مرتفع في هذه الفترة أي يساوي (1) ، خلال الفترة الزمنية t_2 ، الدخل A منخفض أي يساوي (0) والدخل B مرتفع وبالتالي يكون الخرج Y يساوي (0)، وهكذا خلال الفترات الزمنية الأخرى . يطلق على شكل نبضات الدخل والخرج علاقة مع الزمن اسم المخطط الزمني (Timing Diagram) .



بوابة (أو) OR Gate

تعتبر البوابة OR واحدة من البوابات الأساسية والتي تدخل في بناء معظم الدوال المنطقية. والبوابة OR لها مدخلان أو أكثر لها خرج واحد ، وتؤدي هذه البوابة ما يسمى بالجمع المنطقي (Logical Addition) ،ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوازي في دائرة كهربائية كما هو موضح بالشكل (4) وكما في البوابة AND فإن المفاتيح A,B تكون قيمة أي متغير منهما تساوي (0) عندما يكون المفتاح مفتوح (Open) وتساوي (1) عندما يكون المفتاح مغلق (Closed).



جدول (4) يوضح العلاقة بين أوضاع المفاتيح وحالة المصباح ، ونلاحظ من هذه الدائرة ومن الجدول أن المصباح (L) يضاء عندما يكون أي من المفاتيح أو كلاهما مغلقا.

جدول (5): جدول الحقيقة للبوابة (OR).

المدخلات		الخرج
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

جدول (4): جدول الحقيقة للدائرة في الشكل (4).

A	B	L
مفتوح	مفتوح	غير مضاء
مفتوح	مغلق	مضاء
مغلق	مفتوح	مضاء
مغلق	مغلق	مضاء

ويلاحظ من الجدول (5) أن الخرج يساوي (1) أي حقيقيا عندما يكون أي من الدخلين أو كلاهما عند المستوى (1)، وأن الخرج يكون غير حقيقي أي (0) عندما يكون كل المدخلات عند مستوى (0) الثنائي. والعبارة البوليانية لبوابة OR ذات مدخلين هي:

$$Y = A + B \quad \dots\dots\dots (4)$$

وتقرأ هذه العبارة كالتالي:الخرج Y يساوي A OR B (+ تعني OR).

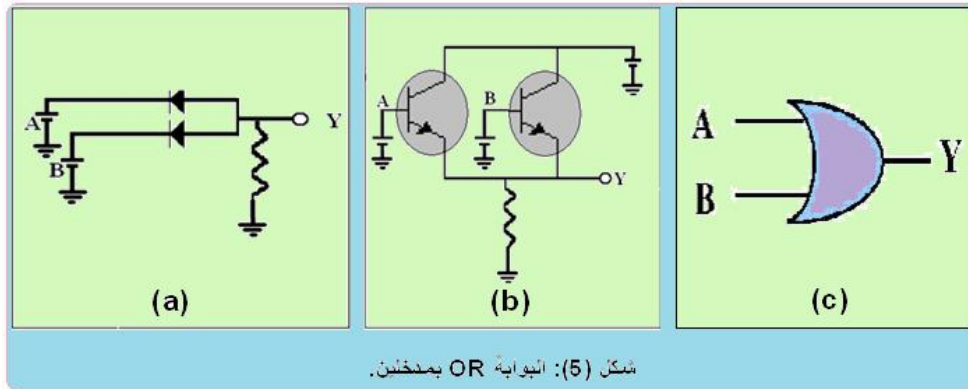
ويبين الشكل (5a) بوابة OR بطرفي إدخال اثنين فقط A وB أما Y فيمثل طرف الإخراج وتم استخدام ثنائيين بلوريين ،ويمكن تحليل عمل هذه الدائرة من خلال أربع حالات بعد الافتراض بان فولتية الإدخال تتحدد ب0 أو 1 فولت وكما يأتي:
الحالة الأولى: 0 و B تساوي 0، لنجد أن كلا الثنائيين ينحازان أماميا (أي أن الفولتية الظاهرة على الثنائي تساوي صفرا) فيجعلان فولتية الإخراج Y مساوية للصفر لعدم وجود أية فولتية.
الحالة الثانية: A تساوي 0 و B تساوي فولتا واحدا، في هذه الحالة ينحاز الثنائي الأسفل أماميا بتأثير البطارية B ،فتتلاشى مقاومة الثنائي (بقصر دائرته) Short Circuited مما يؤدي إلى

انحياز الثنائي الأعلى باتجاه عكسي Open Circuited ومن ثم تكون فولتية الإخراج مساوية لفولت واحد.

الحالة الثالثة: A تساوي 1 و B تساوي 0، وهي عكس الحالة السابقة تماما بالنسبة للثنائين فتبقى النتيجة مساوية لفولت واحد.

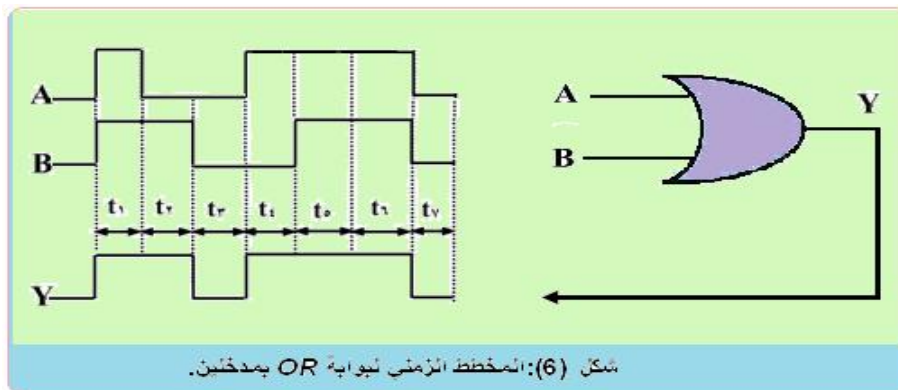
الحالة الرابعة: A تساوي 1 و B تساوي 1، في هذه الحالة ينحاز الثنائيان انحيازاً أمامياً تبدو البطاريتان وكأنهما يعملان على التوازي، مما يقود بفولتية Y إلى أن تكون مساوية لفولتية المصدر (1 فولت). ويضم الجدول (5) كل احتمالات أطراف الإدخال مع نتيجة طرف الإخراج أما الشكل (5b) فيستخدم الترانزستور بديلاً عن الثنائي للقيام بعمل بوابة OR حيث تحتوي هذه الدائرة على ترانزستورين من نوع NPN مربوطين على طريقة تابع الباعث Emitter Follower وعلى التوازي، ويكون عمل هذه الدائرة كما يأتي: حينما تكون فولتية الإدخال واطئة لكلا الطرفين فان Y ستكون ذات فولتية واطئة أيضاً لأنها تتبع الإدخال. وتتغير Y إلى فولتية عالية عند تغير فولتية الإدخال لأي طرف أو كليهما.

يوضح الشكل (5c) الرمز المنطقي القياسي للبوابة OR، حيث يظهر الدخلان A, B والخرج Y. ويبين الجدول (5) جدول الحقيقة للبوابة OR بمدخلين.



والآن سوف نرى كيفية عمل بوابة OR مع مدخلات ذات نبضات متغيرة المستوى، وكما سبق شرحه في بوابة AND يجب النظر إلى المدخلات بالنسبة لبعضها البعض حتى تتمكن من تحديد مستوى الخرج عند أي فترة زمنية.

في شكل (6) كل من الدخلين A, B مرتفع أي يساوي (1) خلال الفترة الزمنية t_1 والذي يجعل الخرج Y مرتفع في هذه الفترة أي يساوي (1)، خلال الفترة الزمنية t_2 الدخل A منخفض أي يساوي (0) والدخل B مرتفع وبالتالي يكون الخرج Y يساوي (1)، وهكذا خلال الفترات الزمنية الأخرى.



بوابة لا (العاكس) (NOT Gate (Inverter)

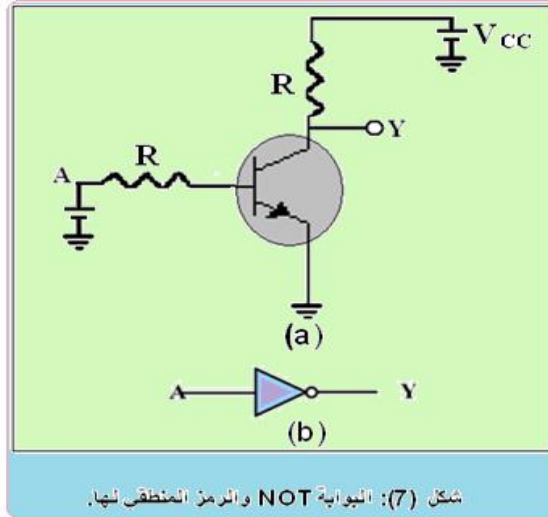
العاكس أو بوابة NOT تؤدي عملية يطلق عليها العكس (INVERTER) أو الإتمام (Complementation). والعاكس يغير المستوى المنطقي للدخل إلى عكسه فإذا كان دخله (1) يغيره في الخرج إلى (0)، وإذا كان دخله (0) يغيره إلى (1).

وتعتبر البوابة NOT بوابة غير عادية وذلك لأنها خرج واحد ودخل واحد. ويلاحظ من الشكل (7a) إن هذه الدائرة تمتلك طرفين اثنين أولهما للإدخال والثاني للإخراج، وتكون إشارة الإخراج عكس إشارة الإدخال. يتشبع الترانزستور عندما تكون فولتية الإدخال عالية مما يؤدي إلى انحدار فولتية الإخراج إلى الصفر تقريبا. وبالعكس سيكون الترانزستور في حالة قطع عند انحدار فولتية الإدخال إلى الصفر مما يؤدي إلى ارتفاع فولتية الإخراج. شكل (7b) يوضح الرمز المنطقي المستخدم لبوابة العاكس، أما الجدول (6) فيوضح جدول الحقيقة لهذه البوابة. من جدول الحقيقة نجد أن الخرج يكون نفي أو عكس الدخل ، ويعبر عن هذه العملية بالتعبير البولياني الآتي :

$$Y = \bar{A} \quad \dots\dots\dots (5)$$

جدول (6): جدول الحقيقة للبوابة NOT أو العاكس.

الدخل	الخرج
A	Y
0	1
1	0



وتقرأ على النحو التالي: الخرج Y يساوي not A وتسمى الإشارة فوق A باسم bar وبالتالي فإن التعبير البولياني يقرأ ، الخرج Y يساوي A bar (\bar{A}) .

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

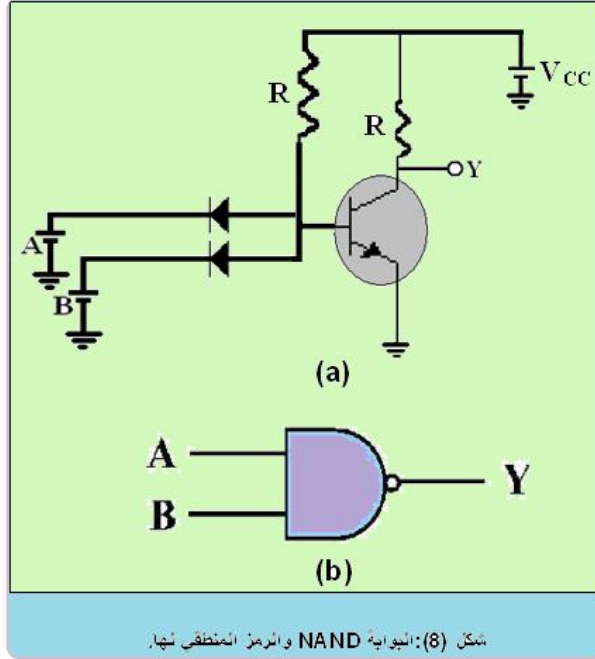
- المحاضرة العاشرة -

بوابة NAND NAND Gate

كلمه (NAND) هي اختصار لكلمتي (NOT AND) وهي تعني عكس AND وهذه البوابة يمكن الحصول عليها بتوصيل دخل بوابة العاكس مع خرج البوابة AND يبين ذلك شكل (8) ونلاحظ أن عمل بوابة NAND هو عكس عمل بوابة AND ، كما يبين الشكل الرمز المنطقي لهذه البوابة حيث إنه رمز بوابة AND ولكن مع دائرة صغيرة عند الخرج والتي ترمز إلى بوابة العاكس. جدول (7) يوضح جدول الحقيقة للبوابة NAND بمدخلين.

جدول (7): جدول الحقيقة للبوابة NAND بمدخلين .

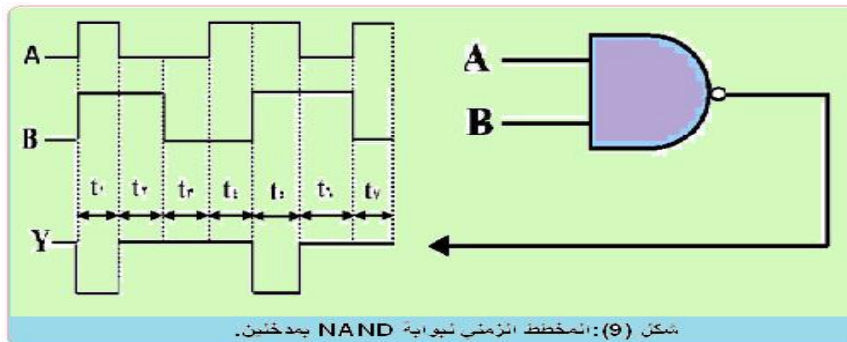
المدخلات		الخرج
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0



نلاحظ من الجدول أن الخرج يكون غير حقيقي (0) عندما تكون كل المدخلات عند الواحد (1) المنطقي، وأن الخرج يكون حقيقيا (1) عندما يكون أحد المدخلات على الأقل عند الصفر (0) المنطقي، وهذا عكس البوابة AND. وتعتبر البوابة NAND إحدى البوابات الرئيسية الهامة في الدوائر الرقمية، فهي تستخدم على نطاق واسع في معظم النظم الرقمية حيث يمكن أن تؤدي عمل كل من بوابات ، OR,AND,NOT أو أي تشكيله من هذه البوابات، ويعبر عن عمل البوابة NAND بالتعبير البوليني:

$$Y = \overline{A B} \dots\dots\dots (6)$$

وسيتم شرح كيفية عمل بوابة NAND مع مدخلات ذات نبضات متغيرة المستوى، مع ملاحظة أن البوابة NAND تعطي خرج (0) فقط عندما تكون جميع المدخلات تساوي (1) . في شكل (9) كل من الدخلين A,B مرتفع أي يساوي (1) خلال الفترة الزمنية t_1 والذي يجعل الخرج Y منخفض في هذه الفترة أي يساوي (0)، خلال الفترة الزمنية t_2 ، الدخل A منخفض أي يساوي (0) والدخل B مرتفع أي يساوي (1) وبالتالي يكون الخرج Y يساوي (1)، وهكذا خلال الفترات الزمنية الأخرى.

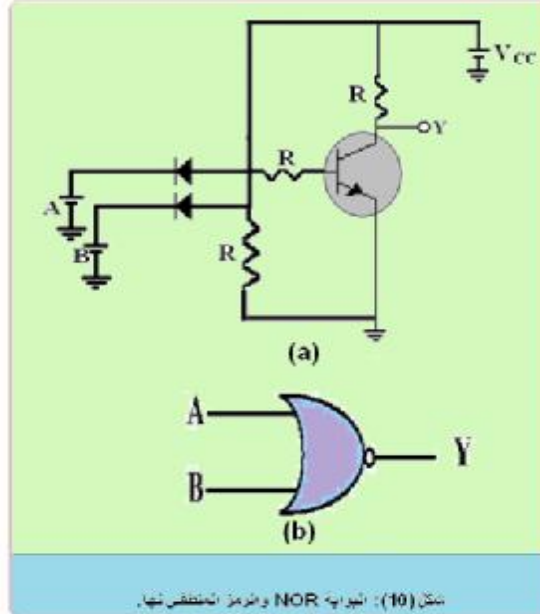


بوابة NOR Gate NOR

كلمة (NOR) هي أيضا اختصار كلمه (NOT OR) وهي تعني عكس OR وهذه البوابة يمكن الحصول عليها بتوصيل دخل بوابة العاكس (NOT gate) مع خرج البوابة or كما هو موضح في شكل(10a) ونلاحظ أن عمل بوابة NOR هو عكس عمل بوابة OR،

جدول (8): جدول الحقيقة لبوابة NOR بمدخلين.

المدخلات		الخرج
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

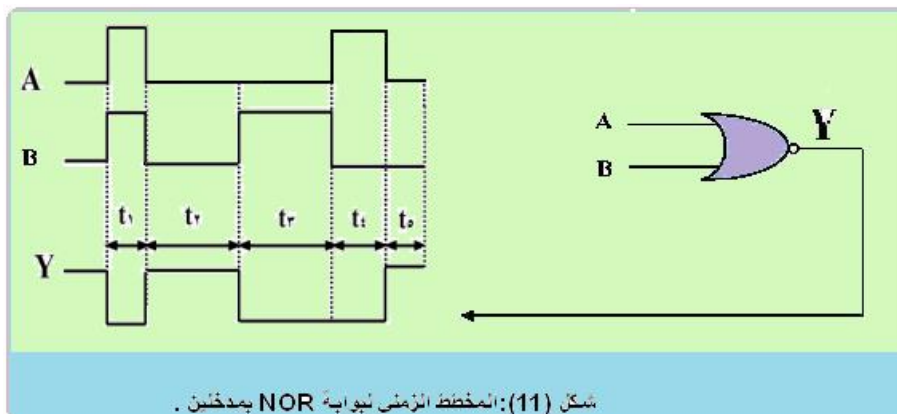


ويبين الشكل (10b) الرمز المنطقي للبوابة NOR. وجدول الحقيقة للبوابة NOR بمدخلين كما هو واضح في جدول (8). نلاحظ من الجدول أن الخرج (Y) يكون غير حقيقي (0) عندما يكون أحد المدخلات على الأقل عند المستوى (1) المنطقي ، وأن الخرج يكون حقيقيا (1) فقط عندما تكون جميع المدخلات عند الصفر (0) المنطقي. وتعتبر البوابة NOR كما هو الحال في البوابة NAND من البوابات الرئيسية الجامعة في الدوائر الرقمية ، حيث يمكن أن تؤدي عمل كل من بوابات NOT, OR, AND ، أو أي تشكيله منها. والتعبير البولياني للبوابة NOR هو:

$$Y = A + B \quad (7)$$

إن شكل (11) يوضح بوابة NOR لها الدخلان A, B ذوا نبضات متغيرة المستوى،

ويمكن من خلال جدول الحقيقة للبوابة NOR الحصول على الخرج (Y) الموضح بالشكل.

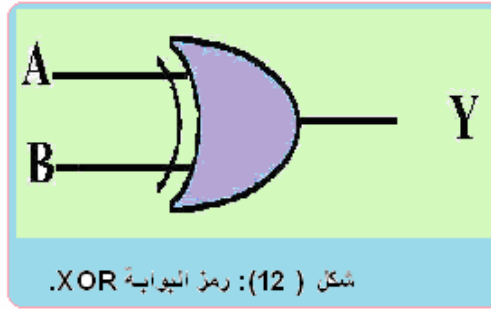


بوابة OR المنفردة (المنحصرة) Exclusive-OR Gate

تسمى البوابة OR المنفردة باسم بوابة " أيهما وليس كلاهما" وتختصر إلى XOR-gate، ويوضح شكل (12) الرمز المنطقي للبوابة. والبوابة XOR تختلف عن البوابات السابق مناقشتها لأن عدد المدخلات لها هو دخلين فقط.

جدول (9): جدول الحقيقة للبوابة XOR .

المدخلات		الخرج
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0



جدول الحقيقة للبوابة XOR موضح في جدول (9)، ونلاحظ من الجدول أن الخرج (Y) لا يساوي (1) إلا إذا كان الدخلان A, B مختلفين، بمعنى أن يكون أحدهما (1) والآخر (0) أو العكس، وتعطي خرجا يساوي (0) عندما يكون الدخلان متساويين. نلاحظ أن جدول الحقيقة للبوابة XOR مشابه لجدول الحقيقة للبوابة OR فيما عدا الحالة التي يكون فيها A=B=1، كما نلاحظ إن البوابة XOR تعطي خرجا يساوي (1)

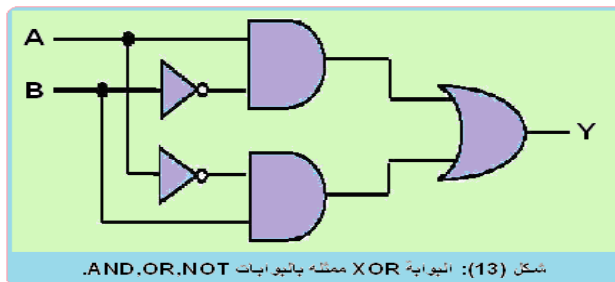
عندما يكون احد الدخلين (1) أو بمعنى آخر خرجا يساوي (1) عندما يكون عدد الأحاد عند الدخل عدد فردي، ولذا فإنه يطلق عليها بوابة اختبار الأرقام الثنائية الفردية. ومن جدول الحقيقة يمكن استنتاج التعبير البولياني لهذه البوابة وهو:

$$Y = \bar{A} B + A \bar{B} \quad \dots \dots \dots (8)$$

والذي يرمز إليه اختصاراً بالتعبير المنطقي :

$$Y = A \oplus B \quad \dots \dots \dots (9)$$

تعني العلامة \oplus أن A منفردة أو B منفردة. ومن التعبير البولياني السابق للبوابة

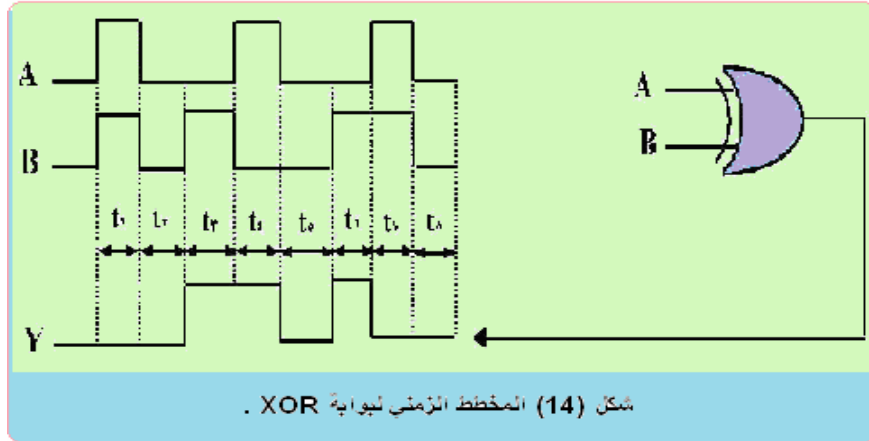


XOR يمكننا بناء البوابة باستخدام بوابات AND, OR, NOT وهذا ما يبينه الشكل (13) حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XOR المنطقية.

شكل (14) يوضح كيفية

عمل البوابة XOR عندما تكون المدخلات لها عبارة عن نبضات متغيرة المستوى، وكما قلنا

سابقا يجب النظر إلى المدخلات بالنسبة لبعضهما البعض حتى نتمكن من تحديد مستوى الخرج عند أي فترة زمنية.

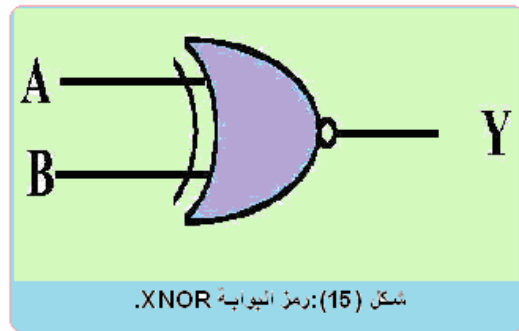


بوابة NOR المنفردة (المنحصرة) Exclusive – NOR Gate

البوابة NOR المنفردة وتختصر إلى XNOR-gate عدد المدخلات لها لا يزيد عن دخلين أبدا كما هو الحال في البوابة XOR ، ويوضح شكل (15) الرمز المنطقي للبوابة. جدول الحقيقة للبوابة XNOR موضح بالجدول (10) ، ويلاحظ من الجدول أن الخرج (Y) لا يساوي (1) إلا إذا كان الدخلان A,B متساويان أي $A=B=0$ أو $A=B=1$ ويعطي خرجا يساوي (0) عندما يكون الدخلان مختلفين بمعنى أن يكون احدهما (1) والآخر (0) أو العكس ، بمعنى آخر إنها تعطي خرجا يساوي (1) عندما يكون عدد الأحاد عند الدخل عدد

جدول (10): جدول الحقيقة للبوابة XNOR .

المدخلات		الخرج
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1



زوجي ، ولذا فانه يطلق عليها بوابة اختيار الأرقام الثنائية الزوجية .

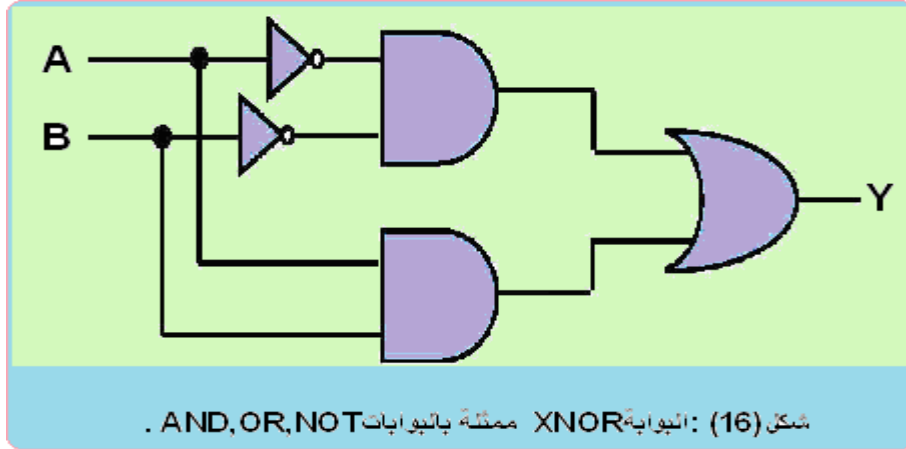
ومن جدول الحقيقة يمكن استنتاج التعبير البوليني لهذه البوابة وهو:

$$Y = A B + \overline{A B} \quad \text{..... (10)}$$

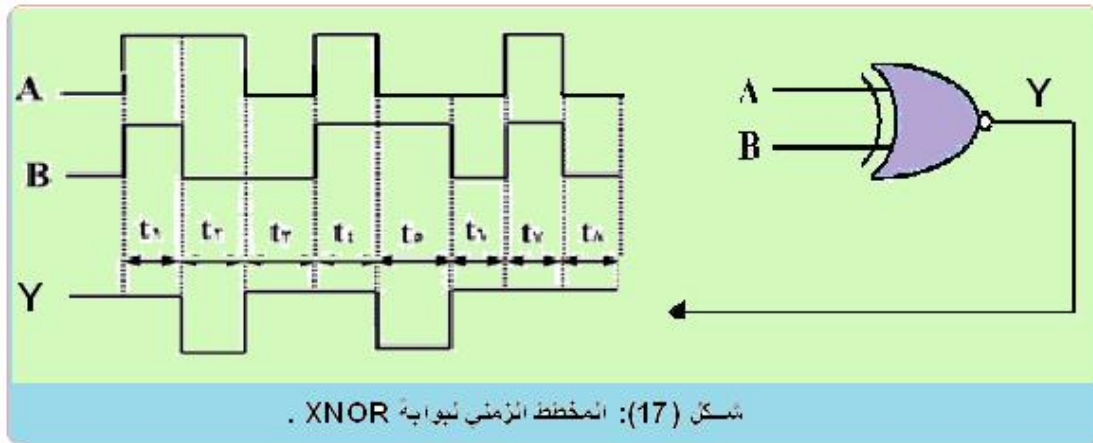
والذي يرمز إليه اختصارا بالتعبير المنطقي :

$$Y = A \odot B \quad \text{..... (11)}$$

والعلامة \odot تعني علامة التكافؤ. ومن التعبير البوليني السابق للبوابة XNOR يمكننا بناء البوابة باستخدام بوابات AND, OR, NOT، وهذا ما يبينه الشكل (16) حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XNOR المنطقية.



شكل (17) يوضح بوابة XNOR ذات دخلين A, B لهما نبضات متغيرة المستوى، وعن طريق جدول الحقيقة للبوابة XNOR يمكننا الحصول على الخرج (Y) كما هو موضح بالشكل.



كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

- المحاضرة الحادية عشر -

قواعد الجبر البولييني Rules of Boolean Algebra

جدول (11) يبين القواعد الأساسية للجبر البولييني والتي تستخدم في تناول وتبسيط التعبيرات البوليينية.

جدول (11): القواعد الأساسية للجبر البولييني.

$1 \cdot A + 0 = A$	$2 \cdot A + 1 = 1$
$3 \cdot A \cdot 0 = 0$	$4 \cdot A \cdot 1 = A$
$5 \cdot A + A = A$	$6 \cdot A + \bar{A} = 1$
$7 \cdot A \cdot A = A$	$8 \cdot A \cdot \bar{A} = 0$
$9 \cdot \bar{\bar{A}} = A$	$10 \cdot A + A B = A$

والآن سوف نرى كيفية تحقيق هذه القواعد وذلك من خلال تطبيقها على البوابات المنطقية التي سبق دراستها.

القاعدة (1): $A+0=A$ هذه القاعدة يمكن فهمها بملاحظة ماذا يحدث عندما يكون أحد الدخلين لبوابة OR دائما يساوي (0) والدخل الآخر A يمكن أن يأخذ القيمة (1) أو (0). فإذا $A=1$ فإن الخرج يساوي (1) والذي يساوي A. وإذا كان $A=0$ فإن الخرج يساوي (0) وهو أيضا يساوي A. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع (0) فإن الخرج يساوي قيمة هذا المتغير ($A+0=A$).

القاعدة (2): $A+1=1$ هذه القاعدة تقول إذا كان أحد الدخلين لبوابة OR دائما يساوي (1) والدخل الآخر A، يأخذ القيمة (1) أو القيمة (0). وجود (1) على أحد الدخلين لبوابة OR يعطي دائما خرج (1) بصرف النظر عن قيمة المتغير الذي يدخل الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع (1) فإن الخرج دائما يساوي (1) ($A+1=1$).

القاعدة (3): $A \cdot 0=0$ هذه القاعدة تقول إذا كان أحد الدخلين لبوابة AND دائما يساوي (0) والدخل الآخر A، فإن الخرج دائما يساوي (0) بصرف النظر عن قيمة المتغير الذي يدخل الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (0) فإن الخرج دائما يساوي (0) ($A \cdot 0=0$).

القاعدة (4): $A \cdot 1=A$ هذه القاعدة تقول إذا كان دخلي البوابة AND دائما يساوي (1) والدخل الآخر A، فإن الخرج يساوي قيمة المتغير (A)، فإذا كان المتغير $A=0$ فإن خرج البوابة AND يساوي (0)، وإذا كان المتغير $A=1$ فإن خرج البوابة AND يساوي (1) لأن الدخلين الآن قيمتهما تساوي (1). وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (1) فإن الخرج يساوي قيمة هذا المتغير ($A \cdot 1=A$).

القاعدة (5): $A+A=A$ مفهوم هذه القاعدة انه إذا كان دخلا البوابة OR عليهما نفس المتغير A، فإن الخرج يكون قيمه هذا المتغير. فإذا كان المتغير $A=0$ فذلك يعني $0+0=0$ ، وإذا كان المتغير $A=1$ فهذا يعني $1+1=1$.

القاعدة (6): $A + \bar{A} = 1$ يمكن شرح هذه القاعدة كالتي: إذا دخل متغير A على احد دخلي البوابة OR والمتغير A على المدخل الآخر لنفس البوابة فإن الخرج دائما يساوي (1). إذا كانت $A=0$ يكون $0+0=0+1=1$ وإذا كانت $A=1$ يكون $1+\bar{1}=1+0=1$.

القاعدة (7): $A \cdot A = A$ إذا دخل المتغير A على دخلي البوابة AND فإن الخرج يكون قيمه هذا المتغير. فإذا كان المتغير $A=0$ فذلك يعني $0 \cdot 0 = 0$ ، وإذا كان المتغير $A=1$ فهذا يعني $1 \cdot 1 = 1$ ، وفي كلتا الحالتين يكون خرج البوابة AND يساوي قيمة المتغير A.

القاعدة (8): $A \cdot A = 0$ إذا دخل متغير A على احد دخلي بوابة AND والمتغير A على المدخل الآخر لنفس البوابة فإن الخرج دائماً يساوي (0)، وهذا من السهل فهمه لان احد الخرجين $A \cdot A$ سوف يساوي (0) دائماً، وعندما يوجد (0) على احد دخلي بوابة AND فمن المؤكد أن الخرج يساوي (0) أيضاً.

القاعدة (9): $A = \bar{A}$ إذا تم عكس متغير مرتين تكون النتيجة هي قيمة هذا المتغير. إذا كان المتغير $A=0$ وتم عكسه نحصل على (1)، فإذا تم عكس (1) مرة أخرى نحصل على (0) وهو يساوي قيمة المتغير الأصلي.

القاعدة (10): يمكن تحقيق هذه القاعدة باستخدام القاعدة (2) والقاعدة (4) كالآتي:

$$\begin{aligned} A + AB &= A(1+B) \\ &= A(1) \\ &= A \end{aligned}$$

نظريتا دي موركان

لقد ساهم دي موركان في علم المنطق بنظريتيه المهمتين:

النظرية الأولى: تنص على أن متمم المجموع يساوي حاصل ضرب متممات المتغيرات أي إن:

$$\overline{A + B} = \bar{A} \cdot \bar{B} \quad \dots \dots \dots (12)$$

النظرية الثانية: تنص على أن متمم حاصل الضرب يساوي مجموع متممات المتغيرات أي إن:

$$\overline{A \cdot B} = \bar{A} + \bar{B} \quad \dots \dots \dots (13)$$

التعبير البولياني لدائرة منطقية The Boolean Expression for a logic circuit

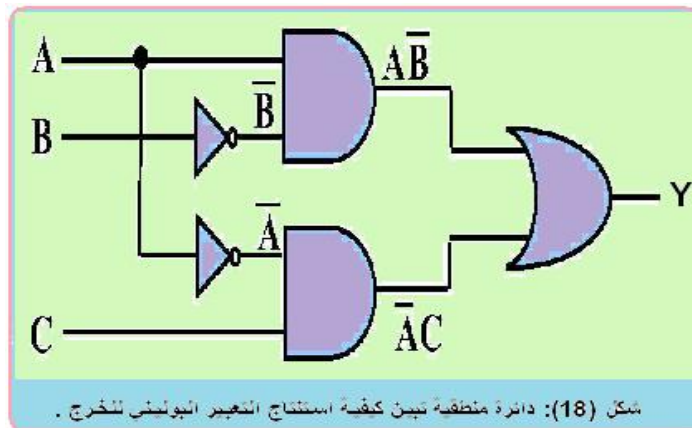
لاستنتاج التعبير البولياني لأي دائرة منطقية، نبدأ من المدخلات في أقصى اليسار متجهين إلى الخرج النهائي وذلك بكتابة الخرج لكل بوابة. وكمثال على ذلك، نفرض الدائرة المنطقية الموضحة في شكل (18). ويمكن استنتاج التعبير البولياني لهذه الدائرة كما يلي:

التعبير البولياني لبوابة AND والتي لها دخلان A, \bar{B} هو $A \bar{B}$.

التعبير البولياني لبوابة AND والتي لها الدخلان \bar{A}, C هو $\bar{A} C$.

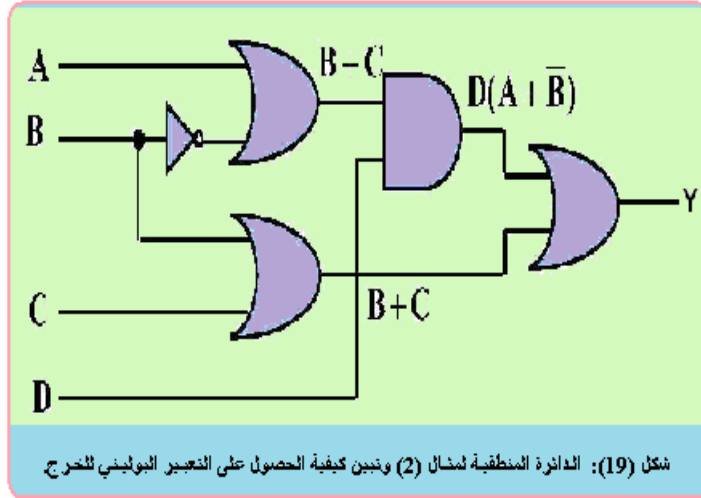
ويكون التعبير البولياني لبوابة OR والتي لها الدخلان $A \bar{B}$ و $\bar{A} C$ هو $A \bar{B} + \bar{A} C$.

وعلى ذلك يكون الخرج النهائي للدائرة هو:



$$Y = A \bar{B} + \bar{A} C \quad \dots \dots \dots (14)$$

مثال (2) : اكتب التعبير البوليني للدائرة المنطقية الموضحة في شكل (19).
الحل:



ويكون التعبير البوليني لخارج الدائرة النهائي هو:

$$Y = D (A + \bar{B}) + (B + C) \quad \dots \dots \dots (15)$$

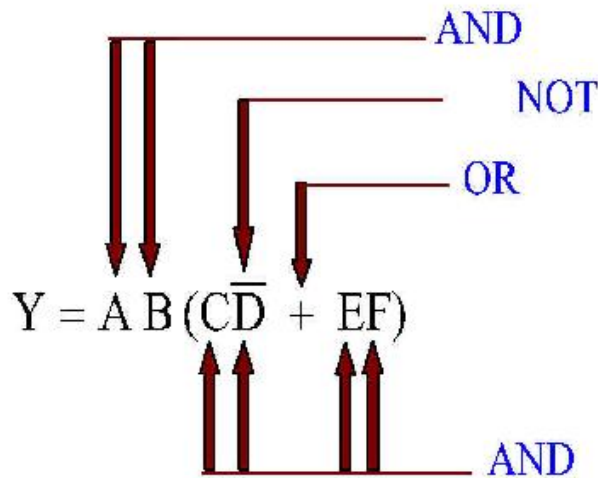
تمثيل دائرة منطقية باستخدام التعبير البوليني

Implementation of a Logic Using a Boolean Expression

عن طريق بعض الامثله التوضيحية سوف نناقش الآن كيف يمكن تمثيل دائرة منطقية ما بمعلومية التعبير البوليني لها . لنفرض الآن إننا نريد تمثيل التعبير البوليني الآتي :

$$Y = A B (C \bar{D} + E F) \quad \dots \dots \dots (16)$$

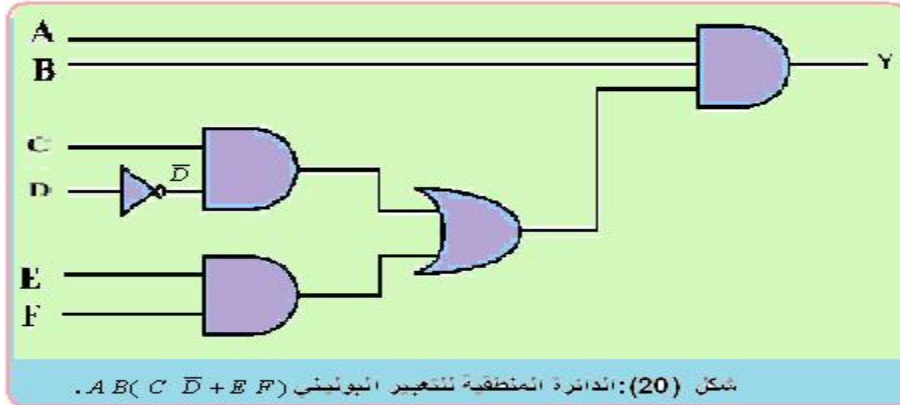
عند تقسيم هذا التعبير البوليني نجد أن المتغيرات A, B ثم (CD+EF) تمثل ثلاث مدخلات لبوابة AND، والمتغير (CD+EF) يمكن تشكيله بأخذ C, D على دخلي بوابة AND، وأخذ E, F على دخلي بوابة AND أخرى، ثم نأخذ كل من خرج البوابتين AND على دخلي بوابة OR. ويمكن توضيح عملية التقسيم السابقة كالآتي:



قبل أن نبدأ في تمثيل هذا التعبير البولياني يجب أولاً الحصول على الحد $(CD+EF)$:
ولكن قبل الحصول على هذا الحد علينا الحصول على الحدين CD, EF : ولكن قبل ذلك يجب الحصول على المتغير D ، وبذلك كما نرى هناك سلسلة من العمليات المنطقية يجب أن تتم على الترتيب. وعلى ذلك فإن البوابات المنطقية المطلوبة لتمثيل التعبير البولياني $(CD+EF)AB$ هي:

- ١ . بوابة NOT لتمثيل المتغير \bar{D} .
- ٢ . بوابة AND لكل منهما مدخلين لتمثيل الحدين $C\bar{D} + EF$.
- ٣ . بوابة OR ذات مدخلين لتمثيل الحد $(C\bar{D} + EF)$.
- ٤ . بوابة AND لها ثلاثة مدخلات لتمثيل الخرج النهائي Y .

والدائرة المنطقية التي تمثل التعبير البولياني السابق موضحة في شكل (20).



تمثيل دائرة منطقية من خلال جدول الحقيقة

Implementation of a logic circuit via a Truth Table

سوف نتعرف في هذا الجزء على كيفية تمثيل دائرة منطقية من خلال جدول الحقيقة الخاص بها بدلاً من التعبير البولياني ، حيث يمكن لنا كتابة التعبير البولياني من جدول الحقيقة ومن ثم تمثيل الدائرة المنطقية.

جدول (12): جدول الحقيقة لدائرة منطقية ما يراد تمثيلها.

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

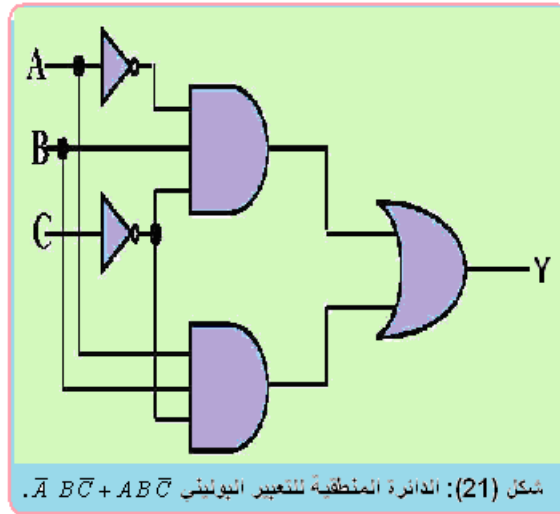
يبين جدول (12) جدول الحقيقة لدائرة منطقية ما، والمراد تمثيل هذه الدائرة والتي تحقق هذا الجدول. يمكن الحصول على التعبير البولياني من جدول الحقيقة كما يلي:

١ . نحدد من جدول الحقيقة تشكيلة المدخلات التي تعطي الخرج $Y=1$ ، ففي الصف الثالث من الجدول نجد أن الخرج $Y=1$ حيث قيمه المدخلات هي $A=0, B=1, C=0$ ، وتكتب بالتعبير البولياني على الشكل ABC حيث يكتب المتغير برمزه إذا كان يساوي (1)، ويكتب بعكس رمزه إذا كان يساوي (0)، وبالمثل فإن الخرج يساوي (1) في الصف السابع من الجدول والذي يكتب بالتعبير البولياني على الشكل ABC .

٢ . بتجميع التعبيرات البوليانية التي تعطي الخرج $Y=1$ عن طريق بوابة OR نحصل على:

$$Y = \bar{A} B \bar{C} + A B \bar{C} \dots\dots\dots (17)$$

الحد الأول في التعبير البولياني السابق ABC يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة A,B,C على بوابة AND ، والحد الثاني من التعبير البولياني ABC يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة A,B,C على بوابة ABD ، وتجميع الحدين الأول والثاني على بوابة OR يمكننا الحصول على التعبير البولياني للخرج Y.
 والبوابات المنطقية المطلوبة لتمثيل التعبير البولياني السابق هي: بوابتان NOT لتمثيل كل من المتغيرين A,B: بوابتان AND ذات ثلاثة مدخلات لتمثيل الحدين ABC,ABC وبوابة OR بدخلين لنحصل منها على دالة الخرج النهائي ABC+ABC والدائرة المنطقية التي تمثل هذا التعبير البولياني موضحة في شكل (21).



مثال (3): استنتج الدائرة المنطقية المطلوبة لتمثيل جدول الحقيقة الموضح في جدول (13).

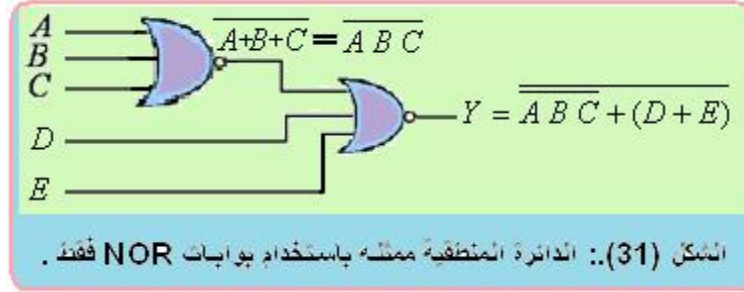
جدول (13): جدول الحقيقة لدائرة منطقية ما يراد تمثيلها.

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

مثال (5) : حقق التعبير البولييني المنطقي الآتي باستخدام بوابات NOR فقط :

$$Y = \overline{A B C} + (D + E)$$

الحل: انظر إلى الشكل (31).



كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

- المحاضرة الثانية عشر -

خريطة كارنوف Karnaugh Map

خريطة كارنوف أو خريطة K هي طريقة مرئية لتبسيط التعبيرات الجبرية ، وإذا ما استخدمت بطريقة جيدة فسوف تعطي لنا التعبير البولي في أبسط صور ممكنة . وكما رأينا في الوحدة السابقة فإن استخدام قواعد الجبر البوليني لتبسيط تعبير جبري ما يعتمد إلى حد كبير على الإلمام بجميع قواعد الجبر البوليني وكذلك القابلية لتطبيقه ، وعادة فإن المهارة غالبا تمثل عامل هام في التبسيط باستخدام قواعد الجبر المنطقي . من ناحية أخرى فإن خريطة كارنوف تقدم لنا طريقة سهلة للتبسيط .

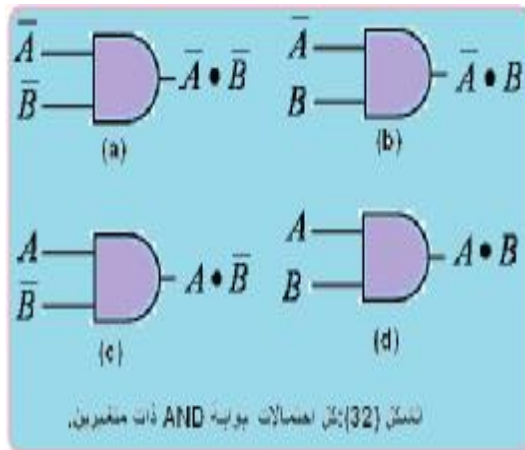
وخريطة كارنوف تماثل جدول الحقيقة لأنها تعطي لنا كل القيم المحتملة للمدخلات ونتيجة الخرج لكل قيمة . وبدلا من تنظيمها على شكل أعمدة وصفوف مثل جدول الحقيقة ، فإن خريطة كارنوف عبارة عن مصفوفة (array) من الخلايا (cells) ، وتمثل كل خلية القيمة الثنائية لإحدى تشكيلات المدخلات وترتب الخلايا بطريقة تجعل عملية التبسيط للتعبير المعطى وتجميع الخلايا في غاية السهولة .

خريطة كارنوف يمكن استخدامها مع تعبيرات بولينية لها متغيران ، ثلاثة ، أربعة ، أو خمسة متغيرات ، ولكننا سنكتفي هنا بالشرح حتى أربعة متغيرات فقط لتوضيح أساسيات التبسيط . ويلاحظ انه عند ازدياد عدد المتغيرات عن خمسة فأكثر فإن استخدام خريطة كارنوف يزداد صعوبة لذا يتم اللجوء إلى استخدام طرق أخرى خارج نطاق الحقيقة مثل طريقة كواين ماكلوسكي (Quine – McClusky) حيث يمكن استخدامها لعدد كبير من المتغيرات ويمكن برمجة هذه الطريقة على الحاسب بشكل سهل . عدد الخلايا في الخريطة كارنوف يساوي عدد التشكيلات المحتملة للمدخلات ، ويمثل ذلك عدد الصفوف في جدول الحقيقة . ولعدد ثلاثة متغيرات يكون عدد الخلايا يساوي $2^3=8$ ولعدد أربعة متغيرات يكون عدد الخلايا يساوي $2^4=16$.

النتائج الأساسية:

تتوفر المتغيرات في الحاسبة الإلكترونية وفي معظم الأنظمة الرقمية جنباً إلى جنب مع متمماتها فكما يتوفر A و B مثلا فإن \bar{A} و \bar{B} يتوفران أيضا . من الشكل (32) كل احتمالات بوابة AND ذات متغيرين ، ففي الشكل (32a) طرفا الإدخال هما \bar{A} و \bar{B} أما طرف الإخراج فهو: $Y = \bar{A} \cdot \bar{B}$ وواضح أن Y تساوي (1) عندما \bar{A} تساوي (1) و \bar{B} تساوي (1) أيضا أي عندما تساوي كل من A و B الصفر ، في الشكل (32b) طرفا الإدخال هما \bar{A} و B فالنتائج Y يكون (1) عندما $AB = 01$. وفي الشكل (32c) طرفا الإدخال هما A و \bar{B} والإخراج $Y = A \cdot \bar{B}$ الذي يساوي (1) عندما $AB = 10$. وأخيرا الشكل (32d) حيث الإدخال A و B والإخراج $Y = A \cdot B$ الشرط هو $AB = 11$.

الجدول (14): الاحتمالات الأربعة لربط متغيرين ببوابة AND



A	B	$\bar{A} \cdot \bar{B}$	$\bar{A} \cdot B$	$A \cdot \bar{B}$	$A \cdot B$
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

ويُلخص الجدول (14) الاحتمالات الأربعة لربط متغيرين ببوابة AND النتائج المنطقية $\bar{A} \cdot \bar{B}$ و $\bar{A} \cdot B$ و $A \cdot \bar{B}$ و $A \cdot B$ تسمى بالنتائج الأساسية لربط متغيرين ببوابة .AND

الجدول (15) كل النتائج الرئيسية لمتغيرات الإدخال الثلاثة.

A	B	C	نتائج أساسية
0	0	0	$\bar{A} \bar{B} \bar{C}$
0	0	1	$\bar{A} \bar{B} C$
0	1	0	$\bar{A} B \bar{C}$
0	1	1	$\bar{A} B C$
1	0	0	$A \bar{B} \bar{C}$
1	0	1	$A \bar{B} C$
1	1	0	$A B \bar{C}$
1	1	1	$A B C$

ويسجل الجدول (15) كل النتائج الرئيسية لمتغيرات الإدخال الثلاثة وحالات النتائج الأساسي في الجدول المذكور تساوي (1)، عند إدخال المتغيرات الثلاثة حسب حالاتها المذكورة في يسار الجدول. وتعطينا المتغيرات الأربعة (ABCD) ستة عشر احتمالاً في الإدخال من 0000 إلى 1111 بنتائج أساسية مناظرة لـ $\bar{A} \bar{B} \bar{C} \bar{D}$ إلى $A B C D$ والطريقة الأسرع لإيجاد النتائج الأساسي لأي حالة إدخال هي: بان تتم المتغير ذا القيمة 0 بينما يكتب المتغير ذا القيمة 1 كما هو. فإذا كانت حالة الإدخال كما يأتي: $A B C D = 0110$ فالنتائج الأساسي سيكون: $\bar{A} B C \bar{D}$ كذلك فـ النتائج الأساسي لهذه الحالة $A B C D = 0100$ سيكون $\bar{A} \bar{B} C \bar{D}$.

مجموع النتائج:

بالإمكان تشكيل معادلة بولينية لأي جدول حقائق بربط جميع النتائج الأساسية الحقيقية (أي ذات القيمة 1) ببوابة OR. نأخذ مثلاً الجدول (16) ونبحث عن النتائج الأساسية ذات القيمة 1 لنجد: $A B = 10$ ونتاجه $A \bar{B}$ و $A B = 11$ ونتاجه $A B$ و بربط هذين النتاجين ببوابة (OR) نحصل على: $Y = A \bar{B} + A B$. وهذه المعادلة هي التي تعطينا ناتجاً حقيقياً للجدول (16) وأي اختلاف عن النتاجين المذكورين ($A \bar{B}, A B$) سوف ينتج صفراً.

الجدول (16)

A	B	Y	نتائج أساسية
0	0	0	
0	1	0	
1	0	1	$A \bar{B}$
1	1	1	$A B$

والجدول (17) مثال آخر ،حيث نجد أن النواتج الأساسية الحقيقية هي $\bar{A}B$ و $A\bar{B}$ لذا
تتركب المعادلة البولينية من: $Y = \bar{A}B + A\bar{B}$ ، وعند التعويض في حالات الإدخال الأربع في
الجدول (17) نجد أن Y تساوي (1) في الحالتين الآتيتين فقط: $A\bar{B} = 1, \bar{A}B = 10$.

الجدول(17)

A	B	Y	نواتج أساسية
0	0	0	
0	1	1	$\bar{A}B$
1	0	1	$A\bar{B}$
1	1	0	

وفي المثالين السابقين اتبعت الطريقة الآتية:

١-نوجد النواتج الأساسية الحقيقية من جدول الحقائق .

٢-نربط جميع هذه النواتج ببوابة (QR).

التحويل من جدول الحقائق إلى خارطة كارنو:

لمحاولة رسم خارطة كارنو لجدول الحقائق (جدول (18)) نتبع ما يلي :

١-نرسم الشكل (33a) مع ملاحظة ترتيب المتغيرات ومتمماتها، نبدأ عمودياً ب \bar{A} متبوعة ب A وأفقياً ب \bar{B} متبوعة ب B .

٢-ثم نبحت عن النواتج الحقيقية قي جدول (18) وأول نتاج حقيقي هو: $A\bar{B} = 10$ ونتاجه الأساسي $A\bar{B}$ نضع 1 في الموقع الذي يتقاطع فيه A و \bar{B} شكل(33b). كما ينطبق الأمر على النتاج الحقيقي $A\bar{B} = 11$ ونتاجه $A\bar{B}$ حيث يظهر ال 1 في الموقع المناسب شكل(33c).

٣- الخطوة الأخيرة تتم بملء المواقع الشاغرة في الخارطة بالأصفر كما يظهر في الموقعين $\bar{A}B$ و $\bar{A}\bar{B}$ في شكل (33d).

جدول (18)

A	B	Y	نواتج أساسية
0	0	0	
0	1	0	
1	0	1	$A\bar{B}$
1	1	1	AB

\bar{A}	\bar{B}	B
A		

(a)

\bar{A}	\bar{B}	B
A	1	

(b)

\bar{A}	\bar{B}	B
A	1	1

(c)

\bar{A}	\bar{B}	B
A	0	0
A	1	1

(d)

شكل(33):خارطة كارنو لجدول الحقائق رقم (18).

يمكن ملاحظة الاختلاف بين خارطة كارنو عن جدول الحقائق حيث نجد في جدول الحقائق ناتج طرف الإخراج لكل حالة بينما تقتصر خارطة كارنو على النتائج الأساسية الحقيقية (أي ذات ال1) اعتمادا على المتغيرات المكونة لها.
مثال (6): أنشئ خارطة كارنو من جدول الحقائق رقم (19).

جدول (19)

	\bar{B}	B
\bar{A}	0	1
A	1	0

شعر (34): خارطة كارنو لجدول الحقائق رقم (19).

A	B	Y	نتائج أساسية
0	0	0	
0	1	1	$\bar{A}B$
1	0	1	$A\bar{B}$
1	1	0	

الحل:

نجد أن النتائج الأساسية الحقيقية هي $\bar{A}B$ و $A\bar{B}$ للدخالين $AB=01$ و $AB=10$ وقد اسقط ال1 الأول في مربع تقاطع \bar{A} و B واسقط ال1 الثاني في مربع تقاطع A و \bar{B} وملئت بقية الشواغر بالأصفر كما في الشكل (34).

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

- المحاضرة الثالثة عشر -

خارطة كارنو من ثلاثة متغيرات A وB وC:

- لإنشاء خارطة كارنو من ثلاثة متغيرات A وB وC نتبع الخطوات التالية:
- 1- نرسم خارطة كارنو صماء مرتبة عليها المتغيرات ومتمماتها كما في الشكل (35a).
 - 2- عموديا نرتب على التوالي $\bar{A}\bar{B}$ و $\bar{A}B$ و $A\bar{B}$ و AB حيث نلاحظ إن الترتيب ليس متسلسلا حسب النظام الثنائي وإنما هو إلى حد كبير رمز كروي 00 و01 و10 و11 أي تغيير حالة متغير واحد في كل مرة ، وليس بالضرورة الالتزام حرفيا بهذا الترتيب إنما المهم هو تغير حالة متغير فقط بين كل خطوتين متجاورتين أفقيا وعموديا.
 - 3- يتم إسقاط المتغير الثالث \bar{C} و C أفقيا.

جدول (20)

A	B	c	Y	نتائج أساسية
0	0	0	0	
0	0	1	0	
0	1	0	1	$\bar{A}B\bar{C}$
0	1	1	0	
1	0	0	0	
1	0	1	0	
1	1	0	1	$AB\bar{C}$
1	1	1	1	ABC

نلاحظ أيضا إن عدد المواقع على خارطة كارنو يساوي عدد حالات جدول الحقائق

	\bar{C}	C
$\bar{A}\bar{B}$		
$\bar{A}B$		
AB		
$A\bar{B}$		

(a)

	\bar{C}	C
$\bar{A}\bar{B}$		
$\bar{A}B$	1	
AB	1	1
$A\bar{B}$		

(b)

	\bar{C}	C
$\bar{A}\bar{B}$	0	0
$\bar{A}B$	1	0
AB	1	1
$A\bar{B}$	0	0

(c)

شكل (35): خارطة كارنو لجدول الحقائق رقم (20).

٤- نضع 1 في الموقع التي تعود إلى نتائج أساسية حقيقية وفي جدول الحقائق رقم (20) للإدخالات: $ABC = 010$ و $ABC = 110$ و $ABC = 111$ كما في الشكل

(35b).

٥- نملاً الشواغر بالأصفار لنحصل على الشكل النهائي لخارطة كارنو كما في الشكل

(35c).

خرائط كارنو ذات المتغيرات الأربعة:

لإنشاء خارطة كارنو من أربعة متغيرات A و B و C و D نتبع الخطوات التالية:

١- نرسم خارطة كارنو صماء عن طريق ترتيب المتغيرات ومتماتها أفقياً وعمودياً كما في الشكل (36a). يتضمن الترتيب العمودي: $\bar{A}\bar{B}$ و $\bar{A}B$ و $A\bar{B}$ و AB على

التوالي. أما الترتيب الأفقي فهو: $\bar{C}\bar{D}$ و $\bar{C}D$ و CD و $C\bar{D}$ المشابهين لترتيب كروي.

٢- من الجدول لرقم (21) نلاحظ أن Y تساوي (1) للإدخالات التالية:

$$. ABC\bar{D} = 1110 \text{ و } \bar{A}BCD = 0111 \text{ و } \bar{A}BC\bar{D} = 0110 \text{ و } \bar{A}\bar{B}C\bar{D} = 0001$$

٣- تسقيط الأحاد في المواقع كما في الشكل (36b).

٤- يتم ملاً الشواغر بالإصغار فنحصل على الشكل (36a). الذي يمثل وضع الخارطة النهائي.

جدول (21)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
(a) $\bar{A}\bar{B}$				
AB				
$A\bar{B}$				
(b) $\bar{A}\bar{B}$		1		
AB			1	1
$A\bar{B}$				1
(c) $\bar{A}\bar{B}$	0	1	0	0
AB	0	0	1	1
$A\bar{B}$	0	0	0	1
$A\bar{B}$	0	0	0	0

شكل (36): خارطة كارنو لجدول الحقائق رقم (21).

A	B	c	d	Y	نتائج أساسية
0	0	0	0	0	
0	0	0	1	1	$\bar{A}\bar{B}C\bar{D}$
0	0	1	0	0	
0	1	0	0	0	
1	0	0	0	0	
0	0	1	1	0	
0	1	0	1	0	
0	1	1	0	1	$\bar{A}BC\bar{D}$
0	1	1	1	1	$\bar{A}BCD$
1	0	0	1	0	
1	0	1	0	0	
1	0	1	1	0	
1	1	0	0	0	
1	1	0	1	0	
1	1	1	0	1	$ABC\bar{D}$
1	1	1	1	0	

الأزواج والرباعيات والثمانيات

عند التمعن في الشكل (37a) نجد زوجا Pair من ال1 يجاور احدهما الآخر أفقيا. الأول يمثل $ABCD$ والثاني يمثل $ABCD\bar{D}$ وعند الانتقال من الأول إلى الثاني أو بالعكس نجد أن احد المتغيرات الأربعة يتم نفسه (D إلى \bar{D}) بينما تحافظ بقية المتغيرات الثلاثة على حالاتها (A وB وC)، نقوم بحذف كل متغير يتم نفسه ويمكن برهنة ذلك من خلال: معادلة الشكل (37) هي:

$$Y = ABCD + ABC\bar{D} \dots\dots\dots (26)$$

$$Y = ABC(D + \bar{D})$$

$$Y = ABC(1) = ABC \dots\dots\dots (27)$$

كل زوج من ال1 المتجاورة يقود إلى إسقاط المتغير الذي تتغير حالته مع الاحتفاظ بالباقي. ولتسهيل عملية تشخيص الحالات المتجاورة يعمد إلي إحاطتها بخط متميز كما في الشكل (37b) وبالتالي فان ما سيحتويه السياج سيكون حدا واحدا ABC بدلا من حدين $(ABCD + ABC\bar{D})$. وتجدر الإشارة إلى إن الاختصار لا يتم إلا بتجاور أفقي أو عمودي ولا ينطبق ذلك على التجاور القطري.

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	0	0	1	1
$A\bar{B}$	0	0	0	0
$\bar{A}B$	0	0	0	0

(a)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	0	0	1	1
$A\bar{B}$	0	0	0	0
$\bar{A}B$	0	0	0	0

(b)

شكل (37): خارطة كارنو تحوي زوجا من ال1.

يتألف الرباعي من تجاور أربعة من ال1 أفقيا أو عموديا وقد يكون التجاور على استقامة واحدة كما في شكل (38a) أو على صفين كما في شكل (38b).

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	0	0	0	0
$A\bar{B}$	1	1	1	1
$\bar{A}B$	0	0	0	0

(a)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	0	0	0	0
$A\bar{B}$	0	0	1	1
$\bar{A}B$	0	0	1	1

(b)

شكل (38): خارطة كارنو تحوي رباعا من ال1.

وأيا كانت نوعية التجاور فانه يفيد في إسقاط متغيرين اثنين. ويمكن اعتبار الشكل (38a) مكونا من زوجين اثنين، فالزوج الأيسر يمثل ABC بينما يمثل الزوج الأيمن ABC فتكون المعادلة كالتالي:

$$Y = A B \bar{C} + A B C = A B (C + \bar{C}) = A B (1) = A B \quad \dots\dots\dots (28)$$

وبذلك تم إسقاط المتغيرين C و D لنحصل على AB فقط، ولا حاجة إلى تكرار البرهان الجبري بل يتم الاختصار المباشر من خارطة كارنو.. أما بالنسبة للشكل (38b) فنبدأ بأي (1) ونسير أفقياً لنسقط المتغير D وعمودياً لنسقط المتغير B ليبقى A و C ولتكون المعادلة:

$$Y = A C \quad \dots\dots\dots (29)$$

وعند اتحاد زوج من الرباعيات يتشكل أثمان كما نلاحظ ذلك من الشكل (39a) والثمان يسقط ثلاثة متغيرات مع متماتها وبذلك يبقى متغير واحد فقط. فلو جزعنا أثمان في الشكل (39a) إلى رباعيين كما في الشكل (39b) فإن المعادلة ستكون:

$$Y = A \bar{C} + A C = A (C + \bar{C}) = A (1) = A \quad \dots\dots\dots (30)$$

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	0	0	0	0
AB	1	1	1	1
$A\bar{B}$	1	1	1	1

(a)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	0	0	0	0
AB	1	1	1	1
$A\bar{B}$	1	1	1	1

(b)

شكل (39): خارطة كارنو تحوي ثمان من ال 1.

وهكذا نلاحظ إن الأثمان يختصر الناتج إلى متغير واحد من أصل أربعة متغيرات. حيث يتم الحذف و الاختصار بالبداية بأول (1) في الأثمان ثم إسقاط كل متغير يتم نفسه. **تبسيط كارنو:**

عرفنا إن الزوج من ال 1 في خارطة كارنو يسقط متغيرا واحدا وان الرباعي يسقط متغيرين وان أثمان يسقط ثلاثة متغيرات ، وعليه وعند رسم خارطة كارنو نبدأ بحصر الأثمان فالرباعي فالزوج كي نحصل على ابسط النتائج.

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	1	1	1
AB	0	0	0	1
AB	1	1	0	1
$A\bar{B}$	1	1	0	1

(a)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	1	1	1
AB	0	0	0	1
AB	1	1	0	1
$A\bar{B}$	1	1	0	1

(b)

شكل (40): خارطة كارنو تحوي زوجا من ال 1 ورباعيين احدهما مربع والآخر عمودي.

لنأخذ خارطة كارنو في شكل (40a) والتي تم تثبيت ال 1 فيها اعتمادا على جدول الحقائق. نبحت أولا عن إمكانية الحصول على ثمان ولعدم وجوده نبحت بعدئذ عن الباع لنجد اثنين منه ولنجد أيضا زوجا متجاورا من ال 1 كما هو واضح في شكل (40b). من الزوج نحصل على الحد المبسط $\bar{A}\bar{B}D$ ، ومن الرباعي (المربع الشكل) نحصل على $A\bar{C}$ ، أما الرباعي العمودي فيعطينا $C\bar{D}$ وبإدخالهم بوابة (OR) نحصل على المعادلة الآتية:

$$Y = \bar{A}\bar{B}D + A\bar{C} + C\bar{D} \quad \dots\dots\dots (31)$$

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	0	1	0	0
AB	1	1	1	1
$A\bar{B}$	1	1	1	1

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	0	1	0	0
AB	1	1	1	1
$A\bar{B}$	1	1	1	1

(a) (b)

شكل (41): خارطة كارنو تظهر خاصية التشابك **Overlapping**.

وبالإمكان إشراك ال 1 أكثر من مرة جريا وراء التبسيط والشكل (41a) يوضح ذلك تارة بالاستفادة من ال 1 أكثر من مرة، حيث نحصل على:

$$Y = A + B\bar{C}D \dots\dots\dots (32)$$

وتارة أخرى بعدم إشراك ال 1 في التبسيط كما في الشكل (41b) حيث نحصل :

$$Y = A + \bar{A}B\bar{C}D \dots\dots\dots (33)$$

حيث يلاحظ إن إشراك ال 1 أعطانا معادلة ابسط. لذلك نسعى دائما نحو أفضل تبسيط ممكن من خلال الاستفادة من إمكانية التبسيط بالتشابك **Overlapping**.

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	1	0	0	1
AB	1	0	0	1
$A\bar{B}$	0	0	0	0

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
AB	1	0	0	1
AB	1	0	0	1
$A\bar{B}$	0	0	0	0

(a) (b)

شكل (42): خارطة كارنو تظهر خاصية اللف **Rolling**.

ومن الأشياء الأخرى التي ينبغي معرفتها هي خاصية اللف **Rolling** في خارطة كارنو، فالزوجات في شكل (42a) ينتجان المعادلة:

$$Y = B\bar{C}\bar{D} + B C\bar{D} \dots\dots\dots (34)$$

فإذا تخيلنا أن حافتي الخارطة تلتقيان فإن $C\bar{D}$ تجاور $\bar{C}\bar{D}$ كما في شكل (42b)، ومن ثم يمكن اعتبار هذين الزوجين رباعيا واحدا للحصول على المعادلة الآتية:

$$Y = B\bar{D} \dots\dots\dots (35)$$

ويمكن إثبات ذلك رياضيا من خلال البرهان التالي :

$$Y = B\bar{C}\bar{D} + B C\bar{D} = B\bar{D}(\bar{C} + C) = B\bar{D}(1) = B\bar{D} \dots (36)$$

لذلك يمكن اعتبار إن الحافة اليمنى في خارطة كارنو تجاور الحافة اليسرى والحافة العليا تجاور الحافة السفلى ومن هذه الظاهرة مع خاصية التشابك نستطيع استخلاص ابسط الأشكال كما في الشكل (43).

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	1	0	0
AB	1	1	0	1
AB	1	1	0	1
$A\bar{B}$	1	1	0	0

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	1	0	0
AB	1	1	0	1
AB	1	1	0	1
$A\bar{B}$	1	1	0	0

(a) (b)

الشكل (43): خارطة كارنو تظهر خاصية اللف **Rolling** والتشابك **Overlapping**.

مثال (7): يرينا الشكل (44) خارطة كارنو بثلاثة حلول. في شكل (44a) نحصل على المعادلة:

$$Y = \bar{C} + \bar{A}C\bar{D} + A\bar{B}C\bar{D} \dots\dots\dots (37)$$

أما الشكل (44b) فنحصل على معادلة أبسط هي:

$$Y = \bar{C} + \bar{A}\bar{D} + A\bar{B}\bar{D} \dots\dots\dots (38)$$

أما الشكل (44c) فنحصل منه على المعادلة نفسها وبحل آخر:

$$Y = \bar{C} + \bar{A}\bar{D} + \bar{B}C\bar{D} \dots\dots\dots (39)$$

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
(a) $\bar{A}\bar{B}$	1	1	0	1
$\bar{A}B$	1	1	0	1
AB	1	1	0	0
$A\bar{B}$	1	1	0	1

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
(b) $\bar{A}\bar{B}$	1	1	0	1
$\bar{A}B$	1	1	0	1
AB	1	1	0	0
$A\bar{B}$	1	1	0	1

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
(c) $\bar{A}\bar{B}$	1	1	0	1
$\bar{A}B$	1	1	0	1
AB	1	1	0	0
$A\bar{B}$	1	1	0	1

شكل (44): خارطة كارنو بثلاثة حلول.

حيث نلاحظ عدم وجود فرق بين المعادلتين (38) و(39) من حيث عدد أطراف الإدخال.

ونلخص ما يلي طريقة تبسيط المعادلة البولينية باستعمال خارطة كارنو:

١- يتم تثبيت ال 1 على الخارطة لكل نتاج أساسي حقيقي، وإملاء الشواغر بالأصفر.

٢- تحديد الثمانيات فالرباعيات فالأزواج واستعمال خاصيتي اللف والتشابك إن تطلب الأمر ذلك.

٣- تحديد كل (1) منعزل على نفسه.

٤- استعراض المجاميع ويتم حذف كل مجموعة اشتركت جميع عناصرها مع مجموعات أخرى.

٥- كتب المعادلة البولينية عن طريق جمع الحدود ببوابة (OR).

مثال (8): ما هي المعادلة البولينية المبسطة لخارطة كارنو في شكل (45a).

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
$\bar{A}B$	0	0	1	0
AB	1	1	1	1
$A\bar{B}$	0	1	1	1

(a)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
$\bar{A}B$	0	0	1	0
AB	1	1	1	1
$A\bar{B}$	0	1	1	1

(b)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
$\bar{A}B$	0	0	1	0
AB	1	1	1	1
$A\bar{B}$	0	1	1	1

(c)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	0	0	0
$\bar{A}B$	0	0	1	0
AB	1	1	1	1
$A\bar{B}$	0	1	1	1

(d)

شكل (45): خارطة كارنو متنوعة.

الحل:

لا تحتوي خارطة كارنو في شكل (45a) على ثمان بل هناك رباعي أفقي كما في شكل (45b) ومن خلال استعمال خاصية التشابك نحصل على رباعيين آخرين كما في شكل (45c)، وثمة زوج يظهر من اشتراك ال 1 المتبقي مع جاره كما في الشكل (45d) وباستعراض مجاميع الخارطة نلاحظ أن جميع المجاميع ضرورية ولا يمكن حذف أية مجموعة منها لانعزال بعض عناصر كل مجموعة عن الاندماج بمجموعة أخرى.

يشكل الرباعي الأفقي الحد AB أما الرباعيين المتشابكين فيشكلان الحدين

AC و AD ، وإما الزوج فيشكلان الحد BCD لنحصل على المعادلة:

$$Y = AB + AC + AD + BCD \dots\dots\dots (40)$$

كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

- المحاضرة الرابعة عشر -

الدوائر المتكاملة Integrated Circuits

المقدمة :

تتجه تكنولوجيا الإلكترونيات الحديثة دائما لتصغير حجم المعدات و الاجهزة ،مع تقليل الطاقة المستهلكة ،وتحقيق اعلى فاعلية للإلكترونيات ،واعلى درجة من الاعتماد ،وقد كانت تلك الاسباب وراء التطوير الهائل الذى شهدته علوم اشباه الموصلات .وتكنولوجيا انتاجها .حتى بدأ في الستينات من القرن العشرين انتاج نوع مدمج من الدوائر الإلكترونية عرفت باسم الدوائر المتكاملة **Integrated Circuit** وتختصر **IC**،وهي بلورات من المواد شبه الموصلة غير النقية ،وترسب بترتيب معين على شريحة من الجرمانيوم او السيلكون او الزجاج او السيراميك او اي مادة مناسبة للاستخدام ،ويمكن بتكنولوجيا انتاج الدوائر تمثيل المقاومات والمكثفات والملفات ،الى جانب الوصلات الثنائية،والترانزستور بانواعه المختلفة ،ويتم ذلك من خلال احجام صغيرة جدا،وهذا يعني انه يمكن ترسيب دائرة كاملة لوحدة تكبير في شريحة واحدة،بدلا من كونها دائرة موصلة باسلاك حقيقة،او مسارات مطبوعة **Printed Circuit** ومع التطور وصل الامر الى امكان انتاج شريحة واحدة تحتوي على عدد كبير من مراحل التكبير ،وليس مرحلة واحدة،حتى وصلنا الى ما عرف باسم الدوائر المتكاملة ذات المدى الواسع ،اذ تحتوي الشريحة الواحدة من تلك الدوائر المتكاملة ،على الاف من مراحل الدوائر المعدنية **MOS-Metal Oxide Semiconductor**،تمكن العلم من انتاج دوائر متكاملة ذات مدى واسع جدا ،وتحتوي على عدد الدوائر الإلكترونية المختلفة يصل الى ملايين المراحل.وهذا التقدم المذهل هو الذى سمح بانتاج معدات واجهزة الإلكترونية ذات احجام صغيرة جدا ،وتستهلك قدرة كهربائية لاتذكر مثل اجهزة التليفون المحمول شائعة الاستخدام ،التي تؤدي الوظائف نفسها التي كان يؤديها جهاز ارسال واستقبال يزن عشرة كيلو جرامات منذ عشرين سنة.وتختلف الدائرة المتكاملة عن الدائرة المنفصلة **Discrete Circuit** هو ان عناصر او ادوات الدائرة المتكاملة (من ترانزستورات وثنائيات ومقهورمات ومنتسعات وتوصيلات) توصل ببعضها حسب الدائرة وخلال التصنيع وبذلك لايمكن فصل هذه الادوات التي بات في الامكان جمع المنات منها بمساحة لاتزيد عن بضعة متر مربع.هنالك طريقتان اساسيتان في صنع الدائرة المتكاملة:

اولا: **الدائرة المتكاملة احادية البلورة Monolithic IC**:

وتسمى هذه الدوائر باحادية البلورة لكونها تصنع على على بلورة منفردة واحدة من شريحة السيلكون حيث تصنع عناصر الدائرة بطرق الانتشار، اما توصيلاتها فتتم بتبخير مادة موصلة على الشريحة.

ثانيا: **دوائر الاغشية Film Circuits**:

تكون دوائر هذا النوع الكبر حجما من النوع السابق وتستخدم في صنع العناصر غير الفعالة **Passive Components** كالمقاومة والمنتسعة وتنقسم

دوائر هذا النوع بدورها الى صنفين الغشاء الرقيق **Thin Film** والغشاء السميك **Thick Film**.

بالإضافة الى نوعي الدوائر المتكاملة (احادية البلورة والاعشبية) هناك ما يسمى بالدوائر المتكاملة الهجينة **Hybrid IC** وتحتوي الدائرة الهجينة الواحدة على اثنين او اكثر من دوائر **IC** احادية البلورة تحت نفس التغليف، وقد تجمع الدائرة الهجينة الواحدة كلا نوعي الدوائر المتكاملة (احادية البلورة والاعشبية) .

على الرغم من ان الدوائر الاحادية البلورة هي من اكثر الانواع انتشارا لحد الان ومن ثم فان التركيز عليها سيكون اكثر من غيرها الا ان الدوائر الغشائية الرقيقة سيكون هي الافضل عندما تكون النسبة بين عدد العناصر غير فعالة عاليا، وعلية فأنا سنشير الى طبيعة هذه الدوائر ولكن من خلال التطرق للدوائر المتكاملة المختلطة وباختصار.

عزل العناصر عن بعضها في الدوائر المتكاملة

ان عنصر الدائرة المتكاملة يتم تكوينه داخل المنطقة السالبة **n** الملامسة لطبقة الاساس **p** وحيث ان الدائرة المتكاملة تحتوي على اكثر من عنصر لذا فانه يصبح من الضروري عزل مناطق **n** المختلفة (التابعة لمختلفة العناصر) عن بعضها الاخر وبذلك يتم عزل المكونات عن بعضها الاخر. وهناك طريقتان لاجراء العزل هما:

أ- عزل الثنائي **PN**

يتم الحصول على هذه الطريقة في العزل عملياً عن طريق ربط طبقة الاساس **p** الى اكثر الجهود سالبية (غالبا ماتكون الارض) في الدائرة، وبذلك يتولد لدينا ثنائي وصلة **PN** منحاز عكسيا ومن ثم لايسمح للتيار بالسريان من منطقة **N** الى الاخر.

ب- عزل ثنائي اوكسيد-السيلكون **Silicon - Dioxide isolation**

يتم عزل هذه الطبقة احاطة كل من منطقة **N** بطبقة من الثنائي اوكسيد السيلمون. تكون طبقة الاساس في هذه الحالة غير مطعمة او بعبارة اخرى انها من شبة موصل تفوق الطريقة الاولى وتمتاز عليها فالعزل هنا افضل لان ثنائي اوكسيد السيلكون يكون اكثر عزلا من وصلة **PN** المنحازة عكسيا كذلك فان المتسعة بين منطقة **N** وطبقة الاساس سوف تختفي (لاخفاء الاخيرة) وبذلك يتحسن عمل الدائرة في الترددات العالية. وعلى الرغم من المميزات اعلاه فان هذه الطريقة تتطلب زيادة في خطوات التصنيع مما يعني زيادة في الكلفة ذلك ان الكلفة الرخيصة هي الزاوية في صناعة الدوائر المتكاملة

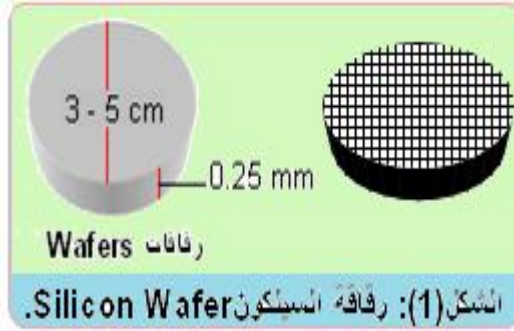
كان الجرمانيوم (**Ge**) اهم العناصر العتمدة في صناعة اشباه الموصلات لسهولة تنقيته وتنميته للحصول على بلورة جرمانيوم كبيرة وكذلك للسرعة العالية في

- عملية التصنيع الخاصة بكل من الترانزستورات والثنائيات لأن السيلكون (Si) استبدال بالجرمانيوم بسبب امتلاك السيلكون مميزات تتلخص فيما يأتي :-
- 1- انه عنصر شائع ومتوافر حيث انه يكون 20% من القشر الارض ويمكن لذلك استخراجة بسهولة مما يعني رخص صناعته
 - 2-تمتلك ذرارة طاقة ترابط عالية مما يعني استعماله افضل بكثير من الجرمانيوم عند عمل في درجات الحرارة العالية او بعبارة اخرى صغر تيار التسرب فيه وارتفاع جهد الانهيار التابع له
 - 3- يمتلك اوكسيداً خاملاً ومستقراً يمكن استخدامه كقناع ضوئي - Photo Mask في عملية تصنيع الدوائر المتكاملة كعازل جيد طبقة منيعة تحمي البلورة من التلوث والرطوبة . وكما ويمكن ازالة هذه الطبقة بسهولة حيقت انها تذوب في حامض الهيدروفلوريك الذي لا يذوب فيه السيلكون.

صناعة الدوائر المتكاملة:

تعد عملية تصنيع الدوائر المتكاملة احادية البلورة معقدة وفيما يأتي اهم الخطوات الخاصة بتحضير الشرائح اللازمة لهذه الصناعة:-

- 1- يوضع السيلكون النقي المستخرج من الرمل ويكون على هيئة مسحوق في جفنة التسخين وتتم عملية تسخينه في جو من غاز حامل (لمنع عملية التاكسد) حتى درجة انصهار السيلكون (1420م) ثم تضاف بلورة صغير منفردة تعد بمثابة بذرة seed ثلاثية التكافؤ يتم ادخالها المنصهر السيلكون في جفنة التسخين حيث تدار البذرة ببطء في داخل المنصهر ثم تسحب خارجا حيث يبدأ السيلكون المتجمع حول البذرة بالتجمد اثناء عملية السحب وبهذا يتم تحضير بلورة سيلكون الموجبة (p) على شكل اسطوانة ذات قطر بين (2الى5) سنتمتر .مول يصل بضع عرات السنتمتر



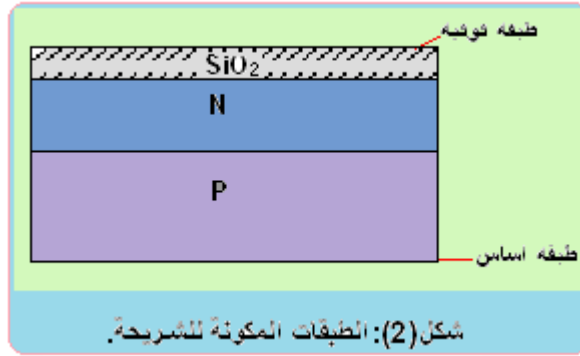
- 2- تقطع الاسطوانة عرضيا الى رقاقات Wafers ذات سمك حوالي ربع مليمتر
- 3- يصقل احد سطحي الرقاقة صقلا جيدا وذلك لتخليص السطح من عيوبه Imperfections عند ذلك تستعمل لهذه الرقاقة كطبقة اساس Substrate التي ينمى فوقها الدوائر المتكاملة.

4- تقسم الرقاقة الواحدة الى شرائح صغيرة chips بين (50-1500) وتحتوي كل شريحة على 50 عنصرا (ترانزستوراو ثنائي المقاومة) كما في الشكل (1). حيث ان هذا التقسيم يشمل كل الشرائح المنتجة، لذا فان هذا الانتاج سيكون على نطاق واسع والذي يمثل السبب المباشر في تصنيع كلفه الدوائر المتكاملة.

- قبل التقسيم الرقاقات يتم وضعها في فرن ويسلط عليها مزيج غازي من ذرات السيلكون وذرات شوائب مانحة (خماسية التكافؤ) فتتكون طبقة فوق طبقة

الاساس، طبقة رقيقة من نوع N تسمى بالطبقة المرتبة فوقيا **Expitaxial Layer** والتي يبلغ سمكها من بضعة مايكرون الى بضعة عشرات المايكرون . ولحماية هذه الطبقة الفوقية من التلوث ينفخ سطحها بغاز الاوكسجين النقي فتتحد بذلك ذرات الاوكسجين مع ذرات السيلكون مكونة الطبقة الاوكسيدية **SiO₂**.

٥- - قبل التقسيم الرقاقت يتم وضعها في فرن ويسلط عليها مزيج غازي من ذرات السيلكون وذرات شوائب مانحة (خماسية التكافؤ) فتتكون طبقة فوق طبقة الاساس، طبقة رقيقة من نوع N تسمى بالطبقة المرتبة فوقيا **Expitaxial Layer** والتي يبلغ سمكها من بضعة مايكرون الى بضعة عشرات المايكرون . ولحماية هذه الطبقة الفوقية من التلوث ينفخ سطحها بغاز الاوكسجين النقي فتتحد بذلك ذرات الاوكسجين مع ذرات السيلكون مكونة الطبقة الاوكسيدية **SiO₂**. كما في الشكل (2) ان الخطوات المارة الذكر تكاد ان تكون مشتركة في كافة الدوائر المتكاملة ذي القطبين .



صناعة دوائر التناهي البلوري المتكاملة:

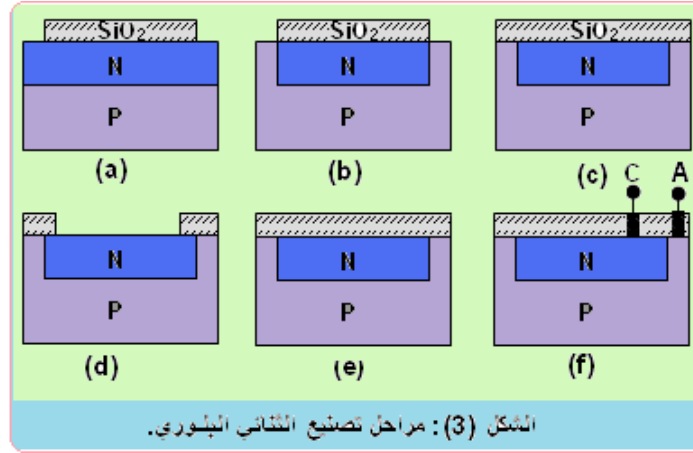
- اضافة الى الخطوات المتبعة في عملية تحضير الشرائح اعلاه نتبع مايلي:
- ١- يطلي السطح الاوكسيد بغشاء رقيق من مادة المضادات الضوئية **Photoresist** وهناك نوعين من المضادات وهي الموجبة والسالبة. وفي النوع الموجب يكون جزء السطح المعرض لضوء الاشعة فوق البنفسجية قابلا للحفز **Etching** اما الجزء الذي لا يتعرض للضوء فانه لا يذوب بالحامض (HF) وبذلك يبقى الجزء معزولا بواسطة الاوكسيد.
 - ٢- يعرض السطح المطلي بالمضاد الضوئي الى ضوء الاشعة فوق البنفسجية خلال اقنعة ضوئية **Photo-Masks** تشبه الصور السالبة المستعملة في التصوير الفوتوغرافي كما في الشكل (3a) الذي يبين ان المضاد الضوئي والقناع استعمالا بحيث ان الجزء من كل جانب من طبقة الاوكسيد قد حفز بالحامض.
 - ٣- توضع الرقاقة في فرن وتعرض الى ذرات شوائب قابلة (ثلاثية التكافؤ) فتنتشر هذه الذرات في الاجزاء المحفورة دون الاجزاء التي لاتزال مغطاة بطبقة الاوكسيد كما في الشكل (3b) .
 - ٤- يعرض السطح مرة اخرى الى الاوكسجين وذلك لتغطية بالطبقة الاوكسيدية كما في الشكل (3c) .

٥- يطلى بالمضاد الضوئي ثم يعرض الى الضوء خلال قناع اخر . بحيث يفتح شبাকা في وسط البلورة لعمل حفرة بالحامض في هذه الخطوة يكون كاثود الثنائي قد حدد كما في الشكل (3d).

٦- تمرر ذرات ثلاثية التكافؤ خلال الشبكا المفتوح فنحصل بعد ذلك على انود الثنائي الموجب.

٧- يعرض السطح الى الاوكسجين وذلك لتغطية بالطبقة الاوكسيدية العازلة كما في الشكل(3e).

٨- لعمل التوصيلات بطرفي الكاثود وة الانود يحفز شباكين بنفس الطريقة (وذلك بعد تغطية السطح كلة بغشاء رقيق من المعدن (الالمنيوم عادة) ثم تحفز هذه الطبقة من الاماكن المراد ازالة المعدن وبالنسبة لهذا المثال يزال الالمنيوم من جميع السطوح باستثناء الشباكين كما في الشكل (3f).



صناعة دوائر الترانزستور المتكاملة:

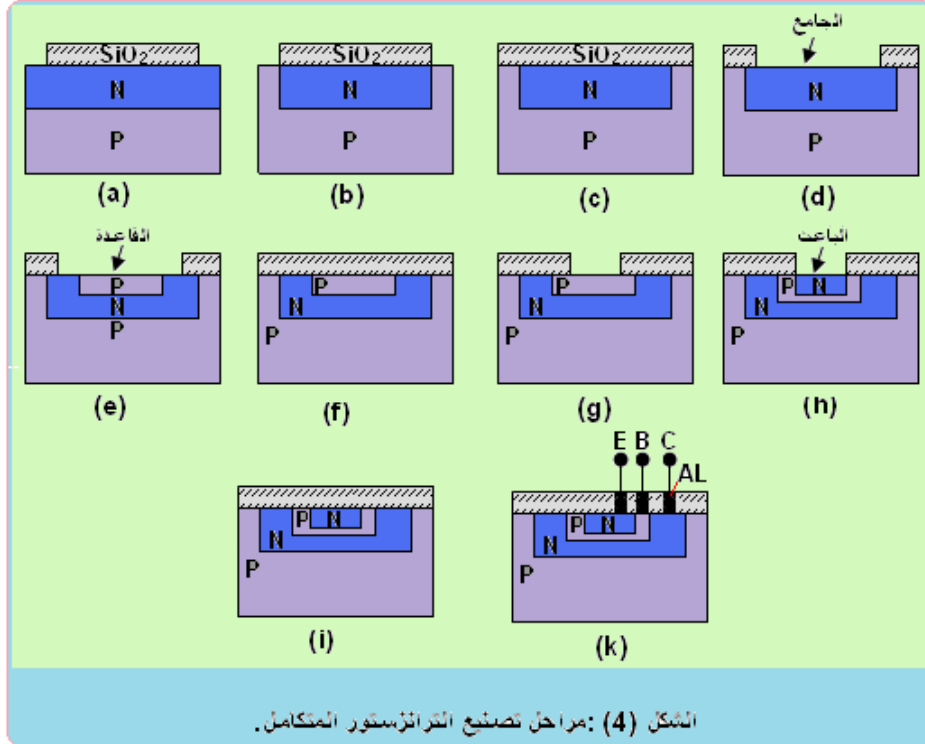
١- إضافة الى الخطوات المتبعة في عملية تحضير الشرائح اعلاه نتبع مايلي:
١- يطلى السطح الاوكسيد بغشاء رقيق من مادة المضادات الضوئية
Photoresist.

٢- يعرض السطح المطلي بالمضاد الضوئي الى ضوء الاشعة فوق البنفسجية خلال اقنعة ضوئية Photo-Maks تشبة الصور السالبة المستعملة في التصوير الفوتوغرافي الذي يبين ان المضاد الضوئي والقناع استعملا بحيث ان الجزء من كل جانب من طبقة الاوكسيد قد حفز بالحامض كما في الشكل (4a).

٣- توضع الرقاقة في فرن وتعرض الى ذرات شوائب قابلة (ثلاثية التكافؤ) فتنتشر هذه الذرات في الاجزاء المحفورة دون الاجزاء التي لاتزال مغطاة بطبقة الاوكسيد ويطلق عادة على الفتحات المحفورة من الطبقة الوقية اصطلاح كما في الشكل (4b) الذي يبين هيئة البلورة بعد الخطوه الثامنة.

٤- يعرض السطح مرة اخرى الى الاوكسجين وذلك لتغطية بالطبقة الاوكسيدية كما في الشكل (4c).

- ٥- يطلى بالمضاد الضوئي ثم يعرض الى الضوء خلال قناع اخر .بحيث يفتح شبكا في وسط البلورة بع حفرة بالحامض في هذه الخطوة يكون جامع الترانزستور قد حدد كما في الشكل (4d).
- ٦- تمرر ذرات ثلاثية التكافؤ خلال الشباك المفتوح فنحصل بعد ذلك على قاعدة الترانزستور الموجبة.
- ٧- يعرض السطح الى الاوكسجين وذلك لتغطية بالطبقة الاوكسيدية العازلة كما في الشكل(4e).
- ٨- لعمل التوصيلات بطرفي الكاثودة الانود يحفز شبكين بنفس الطريقة (وذلك بعد تغطية السطح كله بغشاء رقيق من المعدن (الالمنيوم عادة) ثم تحفز هذه الطبقة من الاماكن المراد ازالة المعدن وبالنسبة لهذا المثال يزال الالمنيوم من جميع السطوح باستثناء الشباكين كما في الشكل (4f).
- ٩- يطلى السطح بالمضاد الضوئي ثم يعرض الى ضوء خلال القناع لفتح شبك باعث الترانزستور كما في الشكل(4g).
- ١٠-تمرر ذرات الشوائب خماسية لتكافؤ خلال الشباك فنحصل على باعث الترانزستور السالب، كما في الشكل(4h).
- ١١-يغطي السطح مرة اخرى بطبقة اوكسيد كما في الشكل (4i).
- ١٢- لعمل التوصيلات بالطرف الجامع والقاعدة والباعث تحفز ثلاث شبابيك بنفس الطريقة (وذلك بعد تغطية السطح كله بغشاء رقيق من المعدن (الالمنيوم عادة) ثم تحفز هذه الطبقة من الاماكن المراد ازالة المعدن وبالنسبة لهذا المثال يزال الالمنيوم من جميع السطوح باستثناء الشبابيك الثلاثية كما في الشكل (4k). ان صنع ترانزستور NPN في الدائرة المتكاملة هو المفتاح لصناعة بقية العناصر .



كلية العلوم التطبيقية

قسم الفيزياء الحياتية

المرحلة الثالثة

الإلكترونيات

أ.م.د. غسان عدنان الهيتي

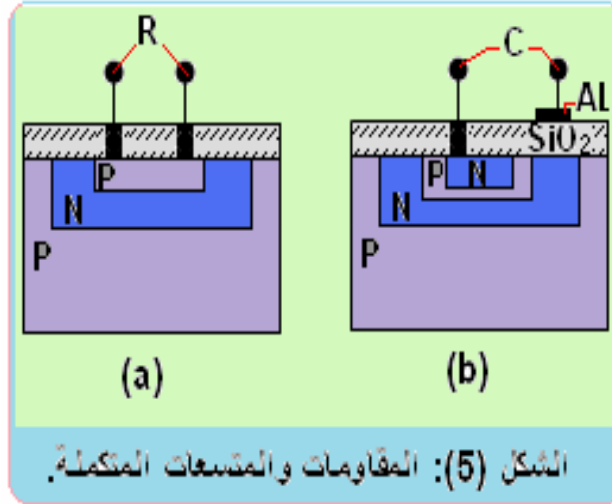
- المحاضرة الخامسة عشر -

صناعة المقاومات والمتسعات المتكاملة Integrated Resistor & Capacitor

ان المقاومات والمتسعات التي توجد في الدوائر المتكاملة تختلف اختلافات اساسية عن المقاومات والمتسعات الاعتيادية. ان المقاومات والمتسعات الاعتيادية يجري انتاجها بقيم وابعاد قياسية وتحدد فيها مقادير القدرة والفولتية بصورة معلومة ودقيقة وتغير قيمها بتغير المواد التي تصنع منها. فالمقاومات مثلا يمكن التحكم بقيمها اثناء الانتاج بتغير المواد التي تصنع منها وكذلك بالنسبة للمتسعات فانه يمكن تغير العازل لتغير اتسعة او تغير مساحة السطح للمتسعة. اما بالنسبة للدوائر المتكاملة فانه لايمكن تغيير المقاومة النوعية لاجل الحصول على مقاومات مختلفة لان هذا سوف يؤثر على قواعد الترانزستورات ولهذا فان قيم المقاومات في الدوائر المتكاملة تحدد بصورة كاملة بواسطة ابعادها أي طول المقاومة وعرضها لهذا تكون المقاومات العالية طويلة وضيقة، والمقاومات الصغيرة قصيرة وعريضة وكذلك المتسعات فان مساحة السطح هي التي تحدد السعة، حيث ان العازل هو SiO_2 يبقى ثابتا وكذلك سمك هذا العازل هو ثابت ايضا.

المقاومات المتكاملة

ان البلورة سواء كانت من النوع n او p تمتلك مقاومة تعتمد على ابعاد تلك البلورة ومقدار تركيز الشوائب. وفي الدوائر المتكاملة ذات البلورة الاحادية يستحسن تجنب وجوج مقاومة في الدائرة تقل عن اوم واحد او تزيد عن 20Ω . وتصنع المقاومات العالية من نشر شوائب قابلة (p) في الطبقة الفوقية للبلورة بالطريقة التي مر ذكرها في الموضوع السابق (عند نشر شوائب قاعدة الترانزستور). اما بالنسبة للمقاومات التي تقل عن 20 اوم فان نشر الشوائب المانحة (n) ذات التركيز العالي التي تستعمل بنفس طريقة نشر (شوائب باعث الترانزستور) ويبين الشكل (5a) مقاومة متكاملة باستعمال البلورة p ويلاحظ ان هذه المقاومة تكون معزولة عن بقية عناصر الدائرة المتكاملة بوصل $p-n$ للنثائي المتواجد مع هذه المقاومة.



المتسعات المتكاملة

من الممكن تصنيع المتسعات في الدوائر المتكاملة باستخدام خاصية سعة الانتقال في الوصلة ($p-n$) النحاز عكسيا ولان هذه السعة تعتمد على الفولتية العكسية فانه يجب ترتيب الانحياز الصحيح في الدائرة عبر هذه المتسعة وتحدد اقصى قيمة للمتسعة التي يمكن الحصول عليها بهذه الطريقة بحوالي (100PF) كما يمكن تصنيع المتسعة بواسطة تركيب مكون ببساطة من صفيحتان متوازيتان بينهما عازل من اوكسيد السيلكون تكون الصفيحة العليا من الالمنيوم اما الصفيحة السفلى فتكون من مادة شبة موصلة سالبة - N كما في

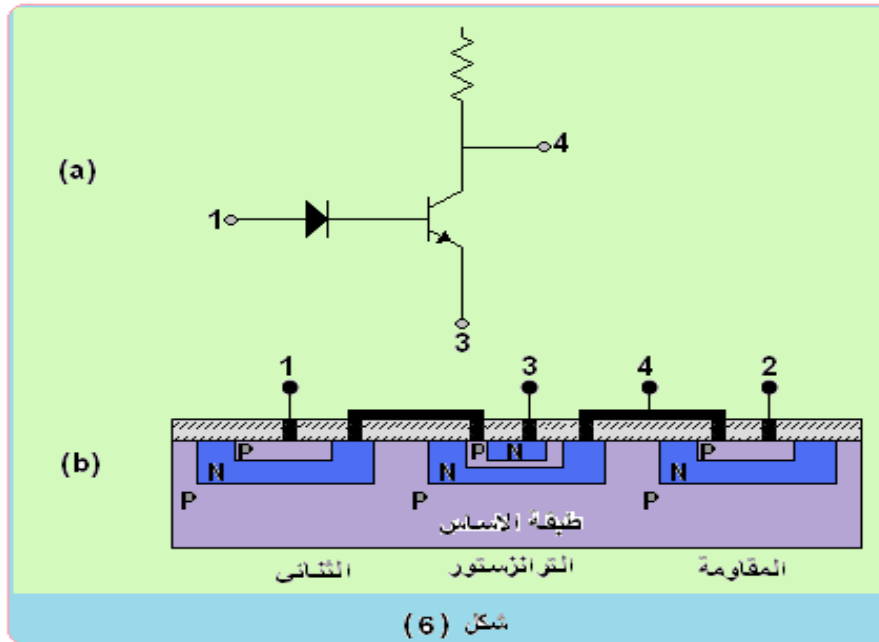
الشكل (5b) تكون قيمة هذه المتسعة مساوية لـ $C = \epsilon \frac{A}{t}$ حيثان A : مساحة المتسعة و ϵ ثابت العازل و t : سمك العازل اي المسافة بين الصفحتين من الواضح انه بالامكان زيادة C بزيادة A او عند تقليل المسافة t بين الصفحتين حيث ان هناك قيمة معينة للمجال الكهربائي يمكن ان يتحملها (او كسيد السيلكون) ثم ينهار بعدها.

الملفات المتكاملة Integrated Inductor

تصنع الملفات المتكاملة يقيم محائة في حدود بضع مايكروهنري (Mh) من الاغشية الرقيقة Thin Film عن طريق ترسيب مواد موصلة بشكل حلزوني Spiral. الا ان هذا النوع من الترسيب ياخذ مساحة كبيرة على طبقة الاساس ويمتلك عامل جودة Quality Factor Q (هو النسبة بين القدرة المخزونة الى القدرة المستهلكة) واطنا. وبهذا فان الملفات تستعمل مع الترددات العالية تتطلب محائة Inductance قليلة وعامل Q صغيرا اما في الاحوال التي تتطلب ملفات بمحاثات عالية فانه يتم ربط الملف كعنصر منفصل يربط خارجيا الى الدائرة المتكاملة.

تكوين الدائرة المتكاملة الكاملة

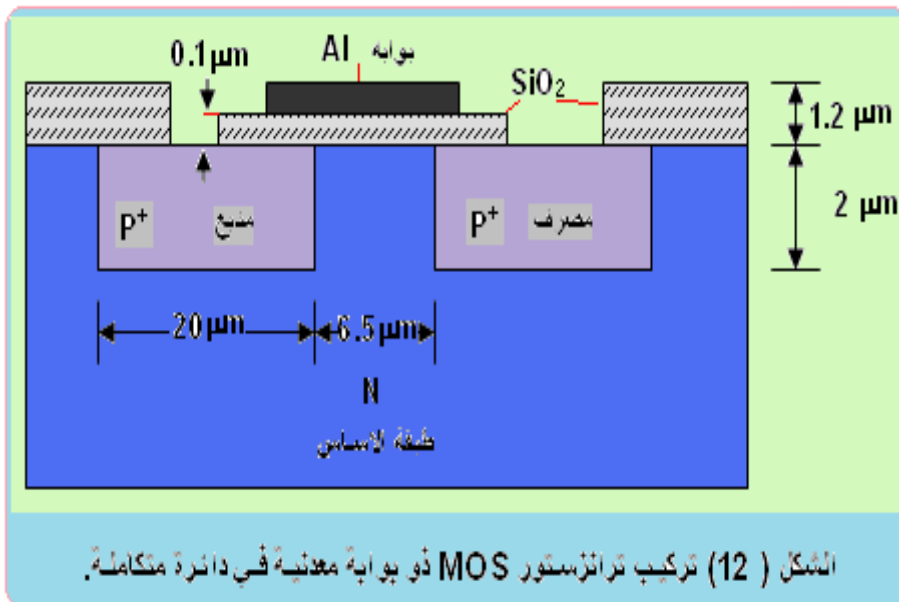
لتوضيح فكرة انتاج الدوائر المتكاملة ناخذ الدائرة البسيطة ذات العناصر الثلاثة المبينة في الشكل (6a), حيث يمكن المئات من هذه الدوائر بنفس الوقت وفي الرقاقة الواحدة وسيكون تركيب الشريحة كما هو واضح من الشكل (6b), الواحدة كما هو مبين في الشكل ادناه فالخطوة الاولى بعد تغطية سطح البلورة بالاوكسيد هو تكوين المناطق (n) التي تمثل الطرف السالب للثنائي وطرف الجامع للترانزستور وطرف الذي يعزل المقاومة عن طبقة الاساس ويتم تكوينها بنفس الوقت ويمثل الخطوات التي سبق ذكرها بعد ذلك تكون المناطق (p) للثنائي والمقاومة وقاعدة الترانزستور. اما الخطوة التي تلي ذلك فهي نشر شوائب (n) لتكون الطرف الباعث في الترانزستور والخطوة تشمل ترسيب التوصيلات المعدنية وكما يوضح ذلك الشكل (6), بعد ذلك تقطع الشرائح وتوضح كل شريحة في التغليف package وتوصل النقاط الضرورية الى دبابيس التغليف.



دوائر mos المتكاملة

الدوائر المتكاملة الاحادية البلورة التي تمت مناقشتها اعلاه يمكن ان ندعوها بشكل ادق بالدوال المتكاملة احادية الباورة ثنائيات القطب وذلك لانها تعتمد اساسا على تصنيع الترانزستور الثنائي القطبية JBT من جهة اخرى هناك عائلة اخرى من الدوائر المتكاملة احادية البلورمة تعتمد في تصنيعها على تركيب ترانزستور تاثير المجال ذي الاوكسيد المعدني الاحادية القطبية وتستخدم بكثرة في عد من التطبيقات وخصوصا ما يتعلق منها في مجال الاكترونيات الرقمية كما ان هناك ايضا بعض الدوائر المتكاملة التي تحتوي كلا من نوع الترانزستور ثنائي القطبية واحادي القطبية

ان العمليات المستخدمة في تحضير الرقاقة لدوائر mos هي نفس العمليات التي مر ذكرها عند تصنيع رقائق دوائر الـ (BJT) المتكاملة الا ان العمليات الخاصة لـ (MOS) تكون اقل كلفة من عمليات الثنائيات القطبية . ففي الترانزستور (MOS) يازم عملية نشر الشوائب من نوع واحد لتكوين كل من منطقتي المنبع والمصرف (كلاهما يقعان في مستوى واحد) مقارنة مع اثنين الى اربع عمليات نشر في الدوائر المتكاملة الثنائيات القطبية كما ان عزم المكونات عن بعضها الاخر سوف تنفي الحاجة اليها في الدوائر (MOS) حيث ان كل منطقة منبع سوف تكون مفصولة عن مثيلاتها بواسطة وصلة (PN) المتكونة بفعل وجود طبقة الاساس، وبسبب من عدم الحاجة الى مناطق العزل هذه بين مكونات دوائر (MOS) المتكاملة فان كثافة المكونات لهذه الدوائر يمكن ان تكون عالية جدا (اكبر عشر مرات مما هي عليه في الدوائر (BJT) المتكاملة) وبالتالي فان دوائر الـ (MOS) المتكاملة تصلح على وجهه الخصوص لعملية التكامل الموسع . وهو زيادة كثافة العناصر مع انخفاض كلفة التصنيع. ويبين الشكل (12) تركيب ترانزستور MOS ذو بوابة معدنية في دائرة متكاملة من نوع (P) مع الابعاد النموذجية مقاسة بالمايكرون ($10^{-6} m$) . تدل الاشارة الموجبة التي ترافق الحرف (P) على ان المنسوب المشتمل مع n الذي لا يحوي هذه الاشارة. وتمتاز دوائر (P) ببساطة تصنيعها ورخص ثمنها. لكنها تحتاج الى مصادر فولتية عالية لبقية نوعا ما ($V_{GG} = 24 V, V_{DD} = -12 V$) ونتيجة لكسر مساحة معدن البوابة فان المتسعة المتكونة تضع حدا للتردد الذي لا يمكن استعماله الى حوالي 1 MHz .



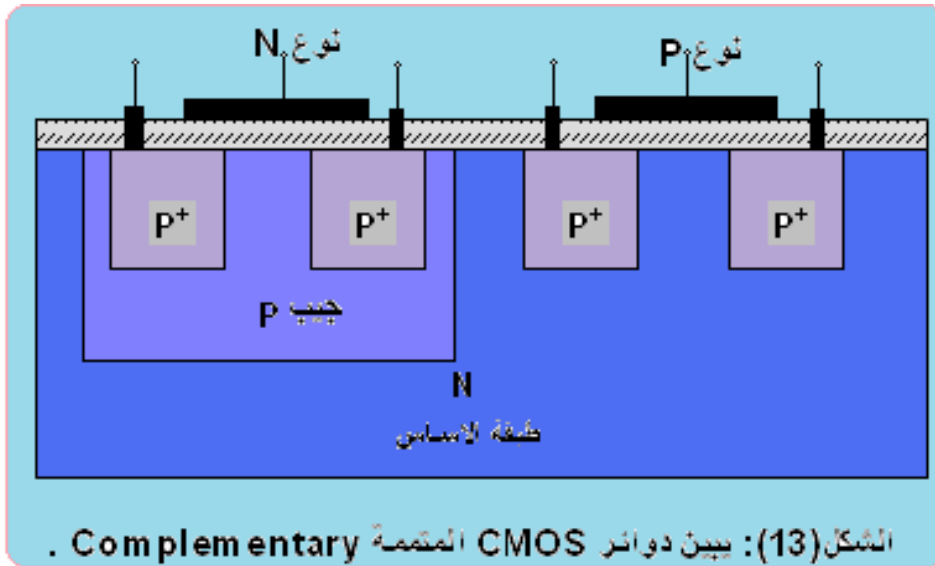
وقد لوحظ ان كلا هاتين السليبتين تتحسنان عند استعمال مادة Polycrystalline Silicon المصلة لتقوم بعمل البوابة وتسمى مثل هذه الدائرة

عندئذ يذات البوابة السيلكونية Silicon Gate ان دفع ثمن هذا التحسن فيدفع بزيادة تعقيد صنع الدائرة المتكاملة.

على الرغم من المميزات المذكورة اعلا لداوائر (MOS) المتكاملة فان هذه الدوائر تعاني من بطء في الاستجابة الترددية وذلك لان كبر مساحة معدن البوابة ووجود العازل سوف يضعان حدا للتردد الذي يمكن استعماله بسبب كبر المتسعة المتولدة. وللحصول على دوائر (MOS) تعمل بترددات اعلى تستبدل طبقة الاساس P بطبقة من نوع N، وبالتالي تصبح القناة المحتثة من النوع N التي تفوق سرعة شحناتها ((الالكترونات)) سرعة شحنه القناة P ((الفجوات)) بحوالي (3) مرات

من الجدير بالذكر ان المقاومة المتكاملة في دوائر الـ (MOS) هي عبارة عن ترانزستور E-MOSFET ربطت بوابته الى مصرفه وبذلك تعمل القناة التعزيزية عمل مقاومة تعتمد قيمتها على الشكل الهندسي لها وعلى شكل التصميم وتساوي مقلوب معامل توصيل الترانزستور (gm) بهذه الطريقة يمكن الحصول على مقاومة تزيد قيمتها عن $100k \Omega$ ومثل هذه القيمة لا تكون سهلة المنال عند تصنيعها بطريقة الانتشار. وحيث ان المقاومات المتكاملة يمكن الحصول عليها من بين المصرف والمنبع وتعتمد المقاومة المكافئة حينئذ على جهد الانحياز المسلط على البوابة، ومن الجدير بالذكر ان بالمقاومة تزيد قيمتها عما يمكن الحصول عليه من طريقة الانتشار، بالاضافة الى ذلك الحجم الاصغر الذي تشغله مقاومة MOS المتكاملة. اما المتسعة فبالدوائر MOS المتكاملة تصنع بنفس الطريقة المذكورة اعلاه.

ان ظهور دوائر MOS المتكاملة التي تحوي على كلا نوعي الترانزستور (P) او (N) F والتي تعرف بـ (CMOS) او دوائر MOS المتممة Complementary الموصوفة بالشكل (13)، حيث نلاحظ خاصية عزل الترانزستور ذي القناة السالبة من طبقة الاساس عن طريق عملية اضافية لنشر الشوائب الموجبة (p) والتي تكون على شكل جيب داخل طبقة الاساس (وهذه الفكرة تم استعمالها في تكوين ترانزستور pnp مع ترانزستورات npn في دوائر ذات القطبين المتكاملة).



الدوائر المتكاملة المختلطة

الدوائر المتكاملة المختلطة وهي تلك الدوائر التي تتكون من شبكة من المقاومات مصنوعة اما من اغشية رقيقة او اغشية سميكة مرسية على طبقة اساس عازلة مضافا اليها المكونات الاخرى من الثنائيات والمتسعات والترانزستورات. وتمتاز الدوائر المتكاملة المختلطة من الميزات يمكن اجمالها :

- ١- هناك الكثير من المرونة عند التصميم.
- ٢- تكون اقل كلفة من احادية البلورة.
- ٣- تكون عناصرها غير فعالة اكثر استقرارا وقيمتها اكثر دقة.
- ٤- يمكن الحصول بواسطتها على قيم عالية كالعناصر غير الفعالة.

التكامل الموسع

بدأت البحوث من اجل تصنيع الدوائر المتكاملة منذ عام 1959 اذ امكن حينئذ وضع ترانزستورين في تغليف واحد وفي سنة 1962 كان عدد العناصر المجمعة في الشريحة الواحدة لايتجاوز العشرة (10) وارتفع في عام 1967 ليصبح (70) وفي السبعينات تطورة عملية توسيع الدائرة المتكاملة بحيث ان عدد العناصر يمكن جمعها الآن في الشريحة الواحدة عن (5,000) ان المقصود من عملية التكامل الموسع Large Scale Integration اختصارا (LSI) هو زيادة كثافة العناصر مع انخفاض كلفة التصنيع في الوقت نفسه يؤخذ عدد الترانزستورات دون غيرها من العناصر في تحديد تصنيف الدوائر المتكاملة فمثلا تعتبر الدائرة المتكاملة مت الصنف الموسع اذا زاد عدد الترانزستورات فيها عن (500) اما اذا قل العدد عن (50) فان الدائرة تصنف ضمن الدوائر قليلة التكامل Small Scale Intergration اختصارا (SSI) اما الصنف الثالث فيكون في حالة احتواء الدائرة على عدد ترانزستورات بين (50) و (500) ويدعى بالتكامل المتوسط (MSI) والحرف M يدل على Medium .

ومن الجدير بالذكر العناصر يتم عزلها عن بعضها البعض بواسطة الثنائيات المتولدة بين طبقة الاساس (p) والمناطق n الثلاثة السفلى لذلك يجدر دوما ربط طبقة الاساس الموجبة في نقطة من الدائرة التي تمتلك على فولتية سالبة.